

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-077694

(43)Date of publication of application : 14.03.2000

(51)Int.Cl.

H01L 31/04

(21)Application number : 11-167720

(71)Applicant : CANON INC

(22)Date of filing : 15.06.1999

(72)Inventor : TOKAWA MAKOTO

(30)Priority

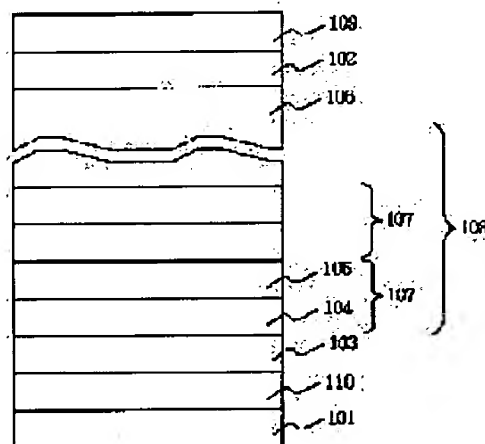
Priority number : 10167926 Priority date : 16.06.1998 Priority country : JP

(54) PHOTOVOLTAIC ELEMENT AND SOLAR CELL MODULE

(57)Abstract:

PROBLEM TO BE SOLVED: To obtain a photovoltaic element having good electric characteristics (mobility μ , lifetime τ) for efficiently absorbing light while avoiding photodegradation (Staebler-Wronski effect) peculiar for an amorphous semiconductor.

SOLUTION: The photovoltaic element comprises an n type or p type first conductivity type semiconductor layer 103, an i type intrinsic semiconductor layer 108 and a p type or n type second conductivity type semiconductor layer 105 sequentially laminated on a substrate 101, in such a manner that the layer 108 contains at least two units each having the layer 103 and the layer 104 having different absorption coefficients for the ray having 800 nm of a wavelength as a set of one unit 107.



LEGAL STATUS

[Date of request for examination]

23.01.2002

[Date of sending the examiner's decision of rejection]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-77694

(P2000-77694A)

(43) 公開日 平成12年3月14日 (2000.3.14)

(51) Int.Cl.

識別記号

F I

マークコード (参考)

H 0 1 L 31/04

H 0 1 L 31/04

B

審査請求 未請求 請求項の数18 O L (全 34 頁)

(21) 出願番号 特願平11-167720

(22) 出願日 平成11年6月15日 (1999.6.15)

(31) 優先権主張番号 特願平10-167928

(32) 優先日 平成10年6月16日 (1998.6.16)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 東川 誠

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(74) 代理人 100096828

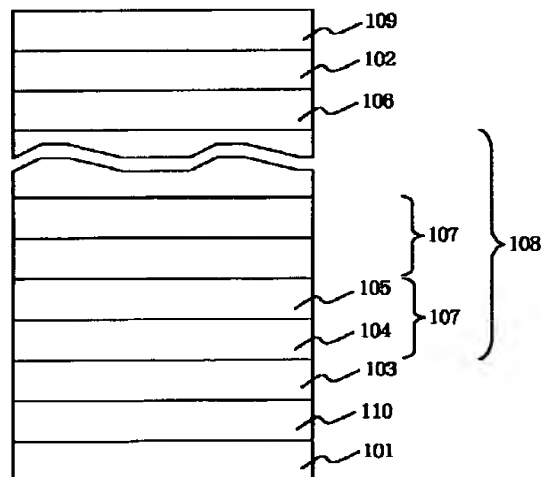
弁理士 渡辺 敬介 (外1名)

(54) 【発明の名称】 光起電力素子および太陽電池モジュール

(57) 【要約】

【課題】 アモルファス半導体特有の光劣化現象 (ステブラー・ロンスキー効果) を避けつつ、効率よく光を吸収し、かつ電気特性 (移動度 μ 、寿命 τ) 等の良好な光起電力素子を可能とする。

【解決手段】 基板101上に、n型またはp型の第1の導電型半導体層103、i型の真性半導体層108、およびp型またはn型の第2の導電型半導体層105とを順次積層した光起電力素子であって、i型層108が、800nmにおける吸収係数の異なる第1の微結晶シリコン系半導体層103と第2の微結晶シリコン系半導体層104とを組にしたものを1単位107として、少なくとも2単位含んでいる。



【特許請求の範囲】

【請求項1】 基板上に、n型またはp型の第1の導電型半導体層、真性半導体層、およびp型またはn型の第2の導電型半導体層とを順次積層した光起電力素子において、

前記真性半導体層が、800nmにおける吸収係数が互いに異なる第1の微結晶シリコン系半導体層と第2の微結晶シリコン系半導体層とを組にしたものを1単位として、当該単位を少なくとも2単位含んでいることを特徴とする光起電力素子。

【請求項2】 第1の微結晶シリコン系半導体層と第2の微結晶シリコン系半導体層とが、柱状晶構造であることを特徴とする請求項1に記載の光起電力素子。

【請求項3】 第1の微結晶シリコン系半導体層の平均粒径が、第2の微結晶シリコン系半導体層の平均粒径と異なることを特徴とする請求項1または2に記載の光起電力素子。

【請求項4】 第1の微結晶シリコン系半導体層と第2の微結晶シリコン系半導体層の平均粒径が、3nm～200nmの範囲にあることを特徴とする請求項3に記載の光起電力素子。

【請求項5】 第1の微結晶シリコン系半導体層の結晶体積率が、第2の微結晶シリコン系半導体層の結晶体積率と異なることを特徴とする請求項1～4のいずれかに記載の光起電力素子。

【請求項6】 第1の微結晶シリコン系半導体層と第2の微結晶シリコン系半導体層の結晶体積率が、30%～99%の範囲にあることを特徴とする請求項5に記載の光起電力素子。

【請求項7】 第1の微結晶シリコン系半導体層の水素含有量が、第2の微結晶シリコン系半導体層の水素含有量と異なることを特徴とする請求項1～6のいずれかに記載の光起電力素子。

【請求項8】 第1の微結晶シリコン系半導体層と第2の微結晶シリコン系半導体層との水素含有量が、1at om%～40at om%の範囲にあることを特徴とする請求項7に記載の光起電力素子。

【請求項9】 第1の導電型半導体層は、少なくとも1層の微結晶シリコン系半導体を含んでいることを特徴とする請求項1～8のいずれかに記載の光起電力素子。

【請求項10】 第2の導電型半導体層は、少なくとも1層の微結晶シリコン系半導体を含んでいることを特徴とする請求項1～9のいずれかに記載の光起電力素子。

【請求項11】 第1の導電型半導体層が、アモルファスシリコン系半導体層と、少なくとも1層の微結晶シリコン系半導体とを積層してなることを特徴とする請求項1～10のいずれかに記載の光起電力素子。

【請求項12】 第2の導電型半導体層が、アモルファスシリコン系半導体層と、少なくとも1層の微結晶シリコン系半導体とを積層してなることを特徴とする請求項

1～11のいずれかに記載の光起電力素子。

【請求項13】 真性半導体層とp型層との間に、アモルファスシリコン系真性半導体層を有することを特徴とする請求項1～12のいずれかに記載の光起電力素子。

【請求項14】 アモルファスシリコン系半導体層の層厚が、5nm～30nmの範囲にあることを特徴とする請求項13に記載の光起電力素子。

【請求項15】 アモルファスシリコン系半導体層の層厚が、10nm～20nmの範囲にあることを特徴とする請求項13に記載の光起電力素子。

【請求項16】 請求項1～15のいずれかの光起電力素子と、真性半導体層としてアモルファスシリコン系半導体とを有するpin型光起電力素子とを積層してなることを特徴とする光起電力素子。

【請求項17】 請求項1～16のいずれかの光起電力素子を屋根材として形成したことを特徴とする太陽電池モジュール。

【請求項18】 請求項1～16のいずれかの光起電力素子と電力変換手段とを接続してなることを特徴とする太陽電池モジュール。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、pin型半導体層のi型層として、光の吸収係数の異なる微結晶半導体層を有する光起電力素子、およびかかる光起電力素子を複数接続した太陽電池モジュールに関する。

【0002】

【従来の技術】光を電気エネルギーに変換する光起電力素子は、太陽電池として、電卓、腕時計などの民生用の小電力用電源に広く応用されており、将来、石油、石炭などのいわゆる化石燃料の代替用電力として実用化が注目されている。また、センサーとして、Fax、スキャナー等に用いられている。

【0003】光起電力素子は、半導体のpn接合やショットキー接合などの光起電力を用いた素子で、シリコンなどの半導体が光を吸収して、電子と正孔の光キャリアーを生成し、該光キャリアーをpn接合部の内部電界によりドリフトさせ、外部に取り出すものである。

【0004】従来、最も一般的に用いられてきた光起電力素子は、単結晶シリコンを材料に用いたものであった。このような光起電力素子の作製は、ほぼ半導体プロセスを用いることにより行われている。具体的には、CZ法などの結晶成長法によりp型、あるいはn型に価電子制御したシリコンの単結晶を作製し、該単結晶をスライスして約300μmの厚みのシリコンウエハーを作製する。さらに、ウエハーの導電型と反対の導電型となるように、価電子制御剤を拡散させるなどの適当な手段により、異種の導電型の層を形成してpn接合を作製するものである。

【0005】ところで、このような単結晶シリコンを用

いた光起電力素子は、シリコンウエハーの作製コストが高つくことや、プロセスコストが高くなる半導体プロセスを用いているため、生産コストが増大している。したがって、単位発電量あたりの生産コストが既存の発電方法に比べて割高になってしまい、これを電力用に使用可能なレベルにまで下げることは困難であると考えられている。

【0006】そこで、光起電力素子の電力用としての実用化を進めるにあたって、低コスト化および大面積化が重要な技術的課題であると認識され、コストの安い材料、変換効率の高い材料などの材料の探求が行なわれてきた。

【0007】このような光起電力素子の材料としては、非晶質シリコン、非晶質シリコンゲルマニウム、非晶質炭化珪素などのテトラヘドラル系の非晶質半導体、多結晶半導体、あるいはCdS、Cu₂SなどのII-VI族やGaAs、GaAlAsなどのIII-V族の化合物半導体等が挙げられる。とりわけ、非晶質半導体や多結晶半導体を光起電力発生層に用いた薄膜光起電力素子は、単結晶シリコンを用いた光起電力素子に比較して大面積の膜が作製できることや、膜厚が薄くて済むこと、任意の支持基板材料に堆積できることなどの長所があり有望視されている。

【0008】しかしながら、上記の薄膜光起電力素子は、単結晶シリコンを用いた光起電力素子なみの光起電力効率（光電変換効率）は得られておらず、電力用素子として実用化するためには、光起電力効率の向上と信頼性の向上が検討課題となっていた。

【0009】最近、微結晶質シリコンをキャリア発生層として用いた太陽電池としてA. Shah, et. al, 23th IEEE Photovoltaic Specialist Conf. (1993) p839に技術が開示されている。このような太陽電池はアモルファス半導体特有の光劣化現象（ステブラー・ロンスキー効果）は見られないと報告されている。

【0010】一方、異なる複数種類の半導体物質を約数十Å程度の厚さずつ交互に積層してなる超格子構造の半導体装置として、特開平8-172208号公報にアモルファスと結晶質構造の単結晶や軸配向多結晶の積層について開示されている。

【0011】また、特公平7-38453号公報には、微結晶シリコンとアモルファスシリコンの繰り返し積層について開示されている。

【0012】

【発明が解決しようとする課題】A. Shah, et. al, 23th IEEE Photovoltaic Specialist Conf. (1993) p839に報告されている太陽電池は、結晶系シリコン太陽電池よりも変換効率が低い。また、堆積速度が低いということが挙げられる。

【0013】一般的に、微結晶シリコン膜はRFグロー放電を用いて作製されるが、こうした微結晶シリコン膜では、結晶質シリコンと同様に間接光学端を有しているため光吸収が小さく、5μm程度の膜厚が必要となり、作製に多大な時間を要する。

【0014】また、上記のA. Shah, et. al, 23th IEEE Photovoltaic Specialist Conf. (1993) p839は70MHzの周波数を用いているが、膜厚は~3μmで、かつ堆積速度はほぼ1Å/secであって、なお、膜堆積には長い時間を要する。

【0015】特開平8-172208号公報や特公平7-38453号公報に開示されている技術はアモルファス半導体と単結晶や多結晶、微結晶の積層であって、いずれもアモルファス半導体を用いているため、アモルファス半導体特有の光劣化現象（ステブラー・ロンスキー効果）は避けられない。

【0016】本発明は、アモルファス半導体特有の光劣化現象（ステブラー・ロンスキー効果）を避けつつ、効率よく光を吸収し、かつ電気特性（移動度μ、寿命τ）等の良好な光起電力素子、およびこれを利用した太陽電池モジュールを提供することを目的とする。

【0017】

【課題を解決するための手段】上記の目的を達成すべく、本発明の光起電力素子は、基板上に、n型またはp型の第1の導電型半導体層、真性半導体層（i型半導体層）、およびp型またはn型の第2の導電型半導体層とを順次積層した光起電力素子において、前記真性半導体層が、800nmにおける吸収係数が互いに異なる第1の微結晶シリコン系半導体層と第2の微結晶シリコン系半導体層とを組にしたものを1単位として、当該単位を少なくとも2単位含んでいるものである。

【0018】ここで、第1の微結晶シリコン系半導体層と第2の微結晶シリコン系半導体層とが、柱状晶構造であることが好ましい。

【0019】さらに、第1の微結晶シリコン系半導体の平均粒径が、第2の微結晶シリコン系半導体の平均粒径と異なることが好ましい。

【0020】より好ましくは、第1の微結晶シリコン系半導体層と第2の微結晶シリコン系半導体層の平均粒径が、3nm~200nmの範囲にあるものである。

【0021】また、第1の微結晶シリコン系半導体の結晶体積率が、第2の微結晶シリコン系半導体の結晶体積率と異なることが好ましい。

【0022】より好ましくは、第1の微結晶シリコン系半導体層と第2の微結晶シリコン系半導体層の結晶体積率が、30%~99%の範囲にあるものである。

【0023】さらに、第1の微結晶シリコン系半導体の水素含有量が、第2の微結晶シリコン系半導体の水素含有量と異なることが好ましい。

【0024】より好ましくは、第1の微結晶シリコン系半導体層と第2の微結晶シリコン系半導体層との水素含有量が、1atom%～40atom%の範囲にあるものである。

【0025】上記の第1の導電型半導体層は、少なくとも1層の微結晶質シリコン系半導体を含んでいることが好ましい。

【0026】上記の第2の導電型半導体層は、少なくとも1層の微結晶シリコン系半導体を含んでいることが好ましい。

【0027】また、第1の導電型半導体層が、アモルファスシリコン系半導体層と、少なくとも1層の微結晶シリコン系半導体とを積層してなることが好ましい。

【0028】さらに、第2の導電型半導体層が、アモルファスシリコン系半導体層と、少なくとも1層の微結晶シリコン系半導体とを積層してなることが好ましい。

【0029】そして、i型層とp型層との間に、i型のアモルファスシリコン系半導体層を有することが好ましい。

【0030】より好ましくは、アモルファスシリコン系半導体層の層厚が、5nm～30nmの範囲にあるものである。

【0031】さらに好ましくは、アモルファスシリコン系半導体層の層厚が、10nm～20nmの範囲にあるものである。

【0032】また、これらのいずれかの光起電力素子と、i型層としてアモルファスシリコン系半導体を有するpin型光起電力素子とを積層することが好ましい。

【0033】一方、本発明の太陽電池モジュールは、上記のいずれかの光起電力素子を屋根材として形成したものである。

【0034】また、本発明の太陽電池モジュールは、これらのいずれかの光起電力素子と電力変換手段とを接続してなるものである。

【0035】

【発明の実施の形態】上記のように、本発明は新規な光起電力素子および太陽電池モジュールに係るものであり、以下に各発明の構成および作用を説明する。

【0036】1) 本発明の光起電力素子は、i型半導体層が、800nmにおける吸収係数が互いに異なる第1の微結晶シリコン系半導体層と第2の微結晶シリコン系半導体層とを組にしたものを1単位として、当該単位を少なくとも2単位含んでいる。

【0037】微結晶半導体はその構造において、数十から数百Åの粒径を有する結晶部分と無秩序な部分からなると考えられ、結晶粒外周部および無秩序な部分に、水素またはハロゲン等を含んでいる。微視的に見ると、その結晶粒部分はその粒径が数十から数百Åであるので、量子サイズ効果（結晶サイズと電子の波動関数の広がり）とが近くなってくるので、結晶粒の外側の影響を受け

る）や、サイズが小さくなると結晶内部より粒界の割合が増えるので、結晶粒界を修飾している元素（この場合、主に水素またはハロゲン）による影響が大きくなってくる。

【0038】図3に吸収係数の光エネルギー依存性を示す。図3には、一般的なアモルファスシリコン半導体（a-Si:H）、単結晶シリコン半導体（c-Si）、異なる作製方法で作製した2種類の微結晶シリコン半導体（ μ c-Si:H）の吸収係数の光エネルギー依存性を示している。単結晶シリコン半導体は、禁制帯幅1.1eVの間接遷移半導体であるので、1.1eV付近から、吸収が立ち上がり、なだらかである。一方、アモルファスシリコン半導体は、禁制帯幅約1.7eVで構造乱れに起因して、フォノンを経由して吸収が起こるので、大きな吸収係数となる。

【0039】ここで、微結晶シリコン半導体は結晶部分と無秩序な部分を含んでおり、また、結晶粒界を修飾している元素によっても影響を受け、内部構造の違いにより、吸収係数が異なる。図3に示した、 μ c-Si:H ①、 μ c-Si:H ②はいずれも、微結晶シリコン半導体であるが、作製方法を変えて作ったものであり、内部構造の違いを反映して、その吸収係数の光エネルギー依存性は異なった物となっている。このように、微結晶シリコン半導体では、吸収係数の光エネルギー依存性を変えることができる。

【0040】微結晶シリコン半導体の電気的特性は、結晶部分および無秩序な部分自体の欠陥の発生具合にもよるが、結晶部分と無秩序な部分の存在比と結晶粒界の水素による修飾の具合によって大きく変わる。

【0041】一方、シリコンを主体とする合金組成、または微結晶の構造の違いによる吸収係数の違う微結晶シリコン系半導体層を積層することによって、良好な電気特性を維持しながら、短波から長波までの光に対して感度を得ることができる。また、微結晶シリコン系半導体層の吸収係数の組み合わせと膜厚を適宜調節することによって、最適に調整できる。その結果、光劣化現象が少なく、高効率な光起電力素子を提供することができる。

【0042】また、本発明の光起電力素子は、光キャリアを発生する層（i型半導体層）が微結晶半導体でできているので、従来、多結晶のものでは不可能であった折り曲げ加工が可能になる。さらに、本発明のような構造では、同一の厚さであれば光電変換効率を向上させることができ、多層構造であるので応力が発生しにくく、折り曲げ加工に強くなる。またさらに、従来の単一のi型層のものよりも効率を落とさず、薄くすることができ、さらに応力が発生しにくく、折り曲げ加工に強くなる。

【0043】2) 本発明において好ましくは、i型層を構成する第1の微結晶シリコン系半導体層と第2微結晶シリコン系半導体層とが、柱状晶構造である。これにより、キャリアの走行方向に対してグレインバウンダリー

が少なくなり、より良好な特性が得られる。

【0044】3) 本発明において好ましくは、i型層を構成する第1の微結晶シリコン系半導体の平均粒径が第2の微結晶シリコン系半導体の平均粒径と異なる。

【0045】微視的に見ると、その結晶粒部分はその粒径が数十から数百Åであるので、量子サイズ効果(結晶サイズと電子の波動関数の広がりとは近くなってくるので、結晶粒の外側の影響を受ける)や、サイズが小さくなると結晶内部より粒界の割合が増えるので、結晶粒界を修飾している元素(この場合、主に水素またはハロゲン)による影響が大きくなっていく。

【0046】いずれも、微結晶シリコン系半導体である場合は、光学的には直接遷移型のアモルファスシリコン系半導体に近くなると考えられ、吸収係数が間接遷移型の結晶シリコン系半導体よりも大きくなる。平均粒径の違いによって、吸収係数の違いが現れるが、さらにそのバンドプロファイルが異なる。

【0047】微結晶は、単結晶のようにK空間におけるバンド構造を正確に記述できないが、微視的には、量子サイズ効果や周辺部の影響を受けた結晶部と無秩序な部分のバンド構造を持つと考えられる。微結晶シリコン系半導体中に発生したキャリアーは、主に、(電子または正孔からみて)結晶部部分のエネルギー的に低い部分に多く分布する。この部分は結晶であるがゆえに、その移動度 μ 、並びに寿命 τ は、アモルファスに比べて大きく、平均結晶粒径はその電気特性に影響を与える。したがって、平均粒径の違うものを組み合わせることによって、より効率の高い光起電力素子を得ることができる。

【0048】なお、第1の微結晶シリコン系半導体層と第2の微結晶シリコン系半導体層との平均粒径は、3nm

【0049】4) 本発明において好ましくは、第1の微結晶シリコン系半導体の結晶体積率が第2の微結晶シリコン系半導体の結晶体積率と異なる。

【0050】結晶体積率が小さくなれば、無秩序な部分が増えて、見かけ上のバンドギャップが広くなり、太陽電池に用いた場合、開放電圧が高くなる。一方、結晶体積率の小さい膜は、アモルファスシリコン系半導体膜よりも小さいが、光劣化現象が観測される。したがって、結晶体積率が大きい膜と小さい膜を組み合わせることによって、光劣化現象がほとんど観測されず開放電圧が高い光起電力素子を得ることができる。

【0051】なお、第1の微結晶シリコン系半導体層と第2の微結晶シリコン系半導体層の結晶体積率は、30%~99%の範囲にあることが好ましい。

【0052】5) 本発明において好ましくは、i型層を構成する第1の微結晶シリコン系半導体の水素含有量が第2の微結晶シリコン系半導体の水素含有量と異なる。

【0053】水素含有量の違いによって膜の応力が異なり、水素含有量の異なる膜を積層することにより、全体

として応力を緩和でき、厚く膜をつけても膜はがれなどを防ぐことができる。

【0054】なお、第1の微結晶シリコン系半導体層と第2の微結晶シリコン系半導体層との水素含有量が、1atom%~40atom%の範囲にあることが好ましい。

【0055】6) 本発明において好ましくは、第1の導電型半導体層が、少なくとも1層の微結晶シリコン系半導体層を含んでいる。

10 【0056】こうすることによって、容易に複数の性質を併せ持つことができる。ドーピング量を上げて導電率を挙げようとする、一般的に平均粒径および結晶体積率が下がってしまい、この上に堆積するi型層の平均粒径、結晶体積率も影響を受け下がってしまう。したがって、導電率の高い導電型半導体層と結晶粒径ならびに結晶体積率が高い導電型半導体層を組み合わせることによって効率の高い光起電力素子ができる。

【0057】7) 本発明において好ましくは、第2の導電型半導体層が、少なくとも1層の微結晶シリコン系半導体層を含んでいる。こうすることによって、容易に複数の性質を併せ持つことができる。導電率が高くて結晶体積率の小さい微結晶半導体層と吸収係数の小さい微結晶半導体層(つまり透過率の高い)とを組み合わせることによって、開放電圧が大きくて、なおかつ、短絡光電流の取れる光起電力素子ができる。

【0058】8) 本発明において好ましくは、第1の導電型半導体層が、アモルファスシリコン系半導体層と少なくとも1層の微結晶シリコン系半導体を順次積層してなる。

30 【0059】下地となる基板との界面がアモルファスシリコン系半導体を用いると、微結晶シリコン系半導体よりも界面準位が減って、より効率の高い光起電力素子ができる。

【0060】9) 本発明において好ましくは、第2の導電型半導体層が、アモルファスシリコン系半導体層と少なくとも1層の微結晶シリコン系半導体とを順次積層してなる。

40 【0061】i型層との界面にアモルファスシリコン系半導体層を用いることによって、界面の不整合の問題を軽減でき、アモルファスシリコン系半導体層がバンドギャップが大きいので開放電圧が大きくなり、より効率の高い光半導体素子ができる。

【0062】10) 本発明において好ましくは、i型層とp型層との間に、i型のアモルファスシリコン系半導体層を有する。i型層とp型層との間にアモルファスシリコン系半導体層を設けることで、さらに開放電圧を大きくでき、より変換効率の高い光起電力素子ができる。

50 【0063】なお、このi型のアモルファスシリコン系半導体層の層厚は、5nm~30nmの範囲にあることが好ましい。さらに、10nm~20nmの範囲にある

ことがより好ましい。

【0064】11) 本発明のpin型の光起電力素子とアモルファスシリコン系半導体をi型層に用いたpin型の光起電力素子を積層することにより、従来よりも光劣化が小さく、変換効率が高く、長期間安定で、なおかつ加工性の良い光電変換素子とすることができる。

【0065】12) 本発明の太陽電池モジュールは、上記本発明の光起電力素子を屋根材として形成したものである。こうした構成をとることで、変換効率が高く、かつ折り曲げ可能な光起電力素子を一体化した屋根材を作製することができ、意匠性に優れた屋根を施工することができる。

【0066】13) また、本発明の太陽電池モジュールは、上記本発明の光起電力素子と電力変換手段とを接続してなる。このような構成とすることによって、変換効率の高い光起電力素子を比較的自由に接続でき、かつ容易に発電装置等の太陽電池モジュールを形成できる。

【0067】以下に、本発明の光起電力素子の一実施形態を添付図面に基いて詳細に説明するが、本発明は当該実施形態に限定されるものではない。

【0068】図1は、本発明の光起電力素子の第1の形態を模式的に示す概略図であり、図2は、本発明の光起電力素子の第2の形態を模式的に示す概略図である。図1は基板101側から光入射させる形態であり、図2は基板201の反対側から光入射させる形態である。各層について詳しく説明する。

【0069】(基板) 半導体層103~106、203~206は、高々1 μ m程度の薄膜であるため、適当な支持基板101、201上に堆積される。基板101、201としては、単結晶もしくは非単結晶のものであってもよく、また導電性のものであっても、電気絶縁性のものであってもよい。さらに、基板201は、透光性のものであっても、非透光性のものであってもよいが、変形、歪みが少なく、所望の強度を有するものであることが好ましい。尚、図1の基板101は透光性のものである必要がある。

【0070】具体的には、Fe、Ni、Cr、Al、Mo、Au、Nb、Ta、V、Ti、Pt、Pb等の金属、またはこれらの合金、例えば真鍮、ステンレス鋼等の薄板、その複合体、またはポリエステル、ポリエチレン、ポリカーボネート、セルロースアセテート、ポリプロピレン、ポリ塩化ビニル、ポリ塩化ビニリデン、ポリスチレン、ポリアミド、ポリイミド、ポリエーテルサルホン、エポキシ等の耐熱性合成樹脂のフィルムもしくはシート、またはこれらとガラスファイバー、カーボンファイバー、ハウ素ファイバー、金属繊維等との複合体、またはこれらの金属の薄板、樹脂シート等の表面に異種材質の金属薄膜および/またはSiO₂、Si₃N₄、Al₂O₃、AlN等の絶縁性薄膜をスパッタリング法、蒸着法、鍍金法等により表面コーティング処理を行

ったもの、またはガラス、セラミックスなどが基板として用いられる。

【0071】支持基板が、金属等の電気導電性である場合には直接電流取り出し用の電極としても良いし、合成樹脂等の電気絶縁性である場合には堆積膜の形成される側の表面に、Al、Ag、Pt、Au、Ni、Ti、Mo、W、Fe、V、Cr、Cu、ステンレス鋼、真鍮、ニクロム、SnO₂、In₂O₃、ZnO、ITO等のいわゆる金属単体または合金、および透明導電性酸化物(TCO)を鍍金法、蒸着法、スパッタリング法等の方法で予め表面処理して電流取り出し用の電極を形成しておくことが好ましい。

【0072】勿論、支持基板が金属等の電気導電性のものであっても、長波長光の支持基板表面上での反射率を向上させたり、支持基板材質と堆積膜との間での構成元素の相互拡散を防止する等の目的で、異種の金属薄膜等を支持基板上の堆積膜が形成される側に設けても良い。また、支持基板が比較的透明であって、基板側から光入射を行う層構成の光電変換素子とする場合には、透明導電性酸化物や金属薄膜等の導電性薄膜を予め堆積形成しておくことが好ましい。

【0073】これらの材料を支持基板として使用するには、シート状、あるいは帯状のシートを円筒体に巻き付けたロール状であることが好ましい。基体上に薄膜を形成して支持基板とする場合、薄膜形成方法としては真空蒸着法、スパッタリング法、スクリーン印刷法、ディッピング法、プラズマCVD法などで形成する。

【0074】支持基板表面の平滑性は、表面粗さRaが5.0 μ m以下のものがよい。また、凹凸を形成するために、HNO₃、HF、HCl、H₂SO₄などの酸性溶液を用いて支持基板表面を適度にエッチングしてもよい。

【0075】支持基板の厚さは、柔軟性が要求される場合には支持体としての機能が十分発揮される範囲で可能な限り薄くすることができる。しかしながら、支持体の製造上および取扱い上、機械的強度等の点から、通常は10 μ m以上とされる。

【0076】(裏面反射層) 裏面反射層109、209は、半導体層103~106、203~206で吸収しきれなかった長波長光を再び半導体層103~106、203~206に反射して、半導体層内の光路長を延ばして半導体層の光吸収を増大させ、光起電力素子の短絡電流(J_{sc})を増大させる。

【0077】裏面反射層109、209の材料としては、金、銀、銅、アルミニウム、マグネシウム、ニッケル、鉄、クロム、モリブデン、タングステン、チタン、コバルト、タンタル、ニオブ、ジルコニウム等の金属、または銅アルミニウム、銅マグネシウム、ステンレス鋼等の合金が挙げられる。なかでも、アルミニウム、マグネシウム、銅、銀、金などの反射率の高い金属、および

これらの合金が特に好ましい。

【0078】裏面反射層109、209の表面は、平滑なものでも、凹凸のあるものでもよい。平滑な表面性を有する場合には反射率が下がらない程度に限りなく薄くすることが望ましく、内部応力が著しく大きく膜はがれが発生する場合には膜厚を調整することが好ましい。また、凹凸がある表面を形成する場合には、膜形成を行なう際に、形成温度を150℃以上500℃以下にすることが望ましく、所望の凹凸形状になるように膜厚を調整することが好ましい。

【0079】裏面反射層109、209の形成には、EB蒸着、スパッタ蒸着などの各種蒸着法、各種CVD法、めっき法、印刷法などが用いられる。また、ロール・ツー・ロール方式で形成することもできる。

【0080】(透明導電層)さらに、裏面反射層109、209と半導体層103~106、203~206との間には、ZnO、SnO₂、In₂O₃、ITO、TiO₂、CdO、Cd₂SnO₄、Bi₂O₃、MoO₃、Na₂WO₃等からなる透明導電層102、202を形成することが好ましい。

【0081】透明導電層102、202の形成方法としては、真空蒸着法、スパッタリング法、CVD法、スプレー法、スピノン法、電析法、ディッピング法等が適した方法として挙げられる。

【0082】また、透明導電層102、202の層厚は、その屈折率により最適な層厚は異なるが、好ましい層厚の範囲としては50nm~10μmが挙げられる。さらに、透明導電層102、202をテクスチャー化するためには、これを形成する際の基板温度を200℃以上に上げるのが好ましい。

【0083】(半導体層)本発明に用いられる半導体層の材料としては、シリコン、またはシリコンを主たる材料とする合金が用いられる。

【0084】また、以上の半導体材料の中で、本発明の光起電力素子に特に好適に用いられる半導体材料としては、a-Si:H(水素化非晶質シリコンの略記)、a-Si:F、a-Si:H:F、a-SiGe:H、a-SiGe:F、a-SiGe:H:F、a-SiC:H、a-SiC:F、a-SiC:H:F等のIV族およびIV族合金系非晶質半導体材料、μc-Si:H(水素化微結晶シリコンの略記)、μc-Si:F、μc-Si:H:F、μc-SiGe:H、μc-SiGe:F、μc-SiGe:H:F、μc-SiC:H、μc-SiC:F、μc-SiC:H:F等のIV族およびIV族合金系微結晶半導体材料が挙げられる。

【0085】また、半導体層は価電子制御および禁制帯幅制御を行うことができる。具体的には、半導体層を形成する際に価電子制御剤もしくは禁制帯幅制御剤となる元素を含む原料化合物を単独で、または堆積膜形成用原料ガスもしくは希釈ガスに混合して成膜空間内に導入し

てやれば良い。

【0086】また、半導体層は、少なくともその一部に、価電子制御によって、p型にドーピングされた領域およびn型にドーピングされた領域に有し、少なくとも一組のpin接合が形成されている。そして、pin接合を複数積層することにより、いわゆるスタックセルの構成になる。

【0087】さらに、半導体層は、マイクロ波プラズマCVD法、RFプラズマCVD法、光CVD法、熱CVD法、MOCVD法などの各種CVD法によって、あるいはEB蒸着、MBE、イオンプレーティング、イオンビーム法等の各種蒸着法、スパッタリング法、スプレー法、印刷法などによって形成される。工業的に採用されている方法としては、原料ガスをプラズマで分解し、基板状に堆積させるプラズマCVD法が好んで用いられる。また、反応装置としては、バッチ式の装置や連続成膜装置などを所望に応じて使用することができる。

【0088】以下、本発明の光起電力素子に特に好適なIV族およびIV族合金系微結晶半導体材料を用いた半導体層について、さらに詳しく述べる。

【0089】(1)i型半導体層(真性半導体層)108、208

特に、IV族およびIV族合金系微結晶半導体材料を用いた光電変換素子において、pin接合に用いるi型層108、208は照射光に対してキャリアを発生輸送する重要な層である。

【0090】i型層としては、僅かにp型、僅かにn型の層も使用することができる。

【0091】IV族およびIV族合金系微結晶半導体材料には、上述のごとく、水素原子(H、D)またはハロゲン原子(X)が含有され、これが重要な働きを持つ。

【0092】i型層に含有される水素原子(H、D)またはハロゲン原子(X)は、i型層の未結合手(ダングリングボンド)を補償する働き、結晶粒界を封止する働きをし、i型層でのキャリアの移動度と寿命の積を向上させるものである。また、p型層/i型層、n型層/i型層の各界面の界面準位を補償する働きをし、光電変換素子の光起電力、光電流、そして光応答性を向上させる効果があるものである。

【0093】さらに、スタック型の光電変換素子において、光入射側に近いpin接合のi型半導体層の材料としてはバンドギャップの広い材料、光入射側に遠いpin接合のi型半導体層の材料としてはバンドギャップの狭い材料を用いることが好ましい。

【0094】微結晶シリコン、微結晶シリコンゲルマニウム、微結晶シリコンカーバイドは、ダングリングボンドを補償する元素によって、μc-Si:H、μc-Si:F、μc-Si:H:F、μc-SiGe:H、μc-SiGe:F、μc-SiGe:H:F、μc-SiC:H、μc-SiC:F、μc-SiC:H:F等

と表記される。

【0095】i型半導体層108、208は、第1の吸収係数の異なるi型微結晶シリコン系半導体層（以下、「第1のi型微結晶半導体層」と記す）104、204と第2の吸収係数の異なるi型微結晶シリコン系半導体層（以下、「第2のi型微結晶半導体層」と記す）105、205を組にしたものを1単位107、207として2単位以上含んでいる。

【0096】第1のi型微結晶半導体層104、204と第2のi型微結晶半導体層105、205の組み合わせは、例えば、同一組成であるが、膜構造が異なり、吸収係数が違うもの

組成が異なるもの（ $\mu\text{c-Si:H}$ と $\mu\text{c-SiGe:H}$ 、 $\mu\text{c-Si:H}$ と $\mu\text{c-SiC:H}$ 、 $\mu\text{c-SiC:H}$ と $\mu\text{c-SiGe:H}$ 等）

層中に含まれる水素原子（H、D）またはハロゲン原子（X）の種類が異なる、または含有量が異なるもの（ $\mu\text{c-Si:H}$ と $\mu\text{c-Si:F}$ 、 $\mu\text{c-Si:H}$ と $\mu\text{c-Si:H:F}$ 、 $\mu\text{c-Si:F}$ と $\mu\text{c-Si:H:F}$ 等）

が用いられる。その単位数は、2単位から50単位が好ましい。

【0097】さらに、各i型層104、105、204、205の膜厚は10nm～1 μm 程度が望ましく、また第1のi型微結晶半導体層104、204と第2のi型微結晶半導体層105、205の膜厚は同一である必要はない。さらに、各单位間の膜厚も同一である構成、および異なる構成をとることができる。全i型層の膜厚は1 μm ～10 μm 程度が好ましい。

【0098】第1、第2のi型微結晶半導体層以外のi型微結晶半導体層、およびi型非晶質半導体層を含む構成をとることもできる。

【0099】第1、第2のi型微結晶半導体層は、いずれも柱状晶構造をとることが好ましい。

【0100】また、第1のi型微結晶半導体層の平均粒径と第2のi型微結晶半導体層の平均粒径とが異なることが望ましく、平均粒径は3nmから200nmが好ましい。

【0101】さらに、第1のi型微結晶半導体層の結晶性率と第2のi型微結晶半導体層の結晶性率とが異なることが望ましく、結晶性率は30%から99%が好ましい。

【0102】そして、第1のi型微結晶半導体層の水素含有量と第2のi型微結晶半導体層の水素含有量とが異なることが望ましく、水素含有量は1atom%から40atom%が好ましい。

【0103】加えて、i型層のp層と接する部分がアモルファスシリコン系半導体層からなることが望ましく、その層厚は5nmから30nmであることが望ましく、さらに望ましくは10nmから20nmが好ましい。

【0104】(2)p型半導体層またはn型半導体層103、106、203、206

第1の導電型半導体層103、203、第2の導電型半導体層106、206はそれぞれp型半導体層、n型半導体層（順不同）である。

【0105】p型半導体層またはn型半導体層の非晶質材料（a-と表示する）あるいは微結晶材料（ μc -と表示する）としては、例えばa-Si:H、a-Si:HX、a-SiC:H、a-SiC:HX、a-SiGe:H、a-SiGe:HX、a-SiGeC:H、a-SiGeC:HX、a-SiO:H、a-SiO:HX、a-SiN:H、a-SiN:HX、a-SiON:H、a-SiON:HX、a-SiOCN:H、a-SiOCN:HX、 $\mu\text{c-Si:H}$ 、 $\mu\text{c-Si:H}$ HX、 $\mu\text{c-SiC:H}$ 、 $\mu\text{c-SiC:HX}$ 、 $\mu\text{c-SiO:H}$ 、 $\mu\text{c-SiO:HX}$ 、 $\mu\text{c-SiN:H}$ 、 $\mu\text{c-SiN:HX}$ 、 $\mu\text{c-SiGeC:H}$ 、 $\mu\text{c-SiGeC:HX}$ 、 $\mu\text{c-SiON:H}$ 、 $\mu\text{c-SiON:HX}$ 、 $\mu\text{c-SiOCN:H}$ 、 $\mu\text{c-SiOCN:HX}$ 等にp型の価電子制御剤（周期率表第III族原子B、Al、Ga、In、Tl）やn型の価電子制御剤（周期率表第V族原子P、As、Sb、Bi）を高濃度に添加した材料が挙げられる。

【0106】特に光入射側のp型層またはn型層には、光吸収の少ない結晶性の半導体層かバンドギャップの広い非晶質半導体層が適している。

【0107】p型層への周期率表第III族原子の添加量およびn型層への周期率表第V族原子の添加量は0.1～50atom%が最適量として挙げられる。

【0108】また、p型層またはn型層に含有される水素原子（H、D）もしくはハロゲン原子（X）は、p型層またはn型層の未結合手を補償する働きをし、p型層またはn型層のドーピング効率を向上させるものである。p型層またはn型層へ添加される水素原子もしくはハロゲン原子は、0.1～40atom%が最適量として挙げられる。特にp型層またはn型層が結晶性の場合、水素原子またはハロゲン原子は0.1～8atom%が最適量として挙げられる。

【0109】光電変換素子のp型層およびn型層の電気特性としては活性化エネルギーが0.2eV以下のものが好ましく、0.1eV以下のものが最適である。また、比抵抗としては100 Ωcm 以下が好ましく、1 Ωcm 以下が最適である。さらに、p型層およびn型層の層厚は1～50nmが好ましく、3～20nmが最適である。

【0110】第1の導電型半導体層（n型またはp型）103、203は、少なくとも1層からなる複数の微結晶質シリコン系半導体を含むことが好ましい。さらに、アモルファス系半導体層と少なくとも1層からなる複数の微結晶質シリコン系半導体を順次積層した構造が好ま

しい。

【0111】第2の導電型半導体層(n型あるいはp型)106、206は、少なくとも1層からなる複数の微結晶質シリコン系半導体を含むことが好ましい。さらに、アモルファス系半導体層と少なくとも1層からなる複数の微結晶質シリコン系半導体を順次積層した構造が好ましい。

【0112】(3)半導体層の形成方法

本発明の光起電力素子の半導体層として、好適なアモルファスシリコン系半導体層、または微結晶シリコン系半導体層を形成するために好適な製造方法は、RFプラズマCVD法あるいはマイクロ波プラズマCVD法等の交流または高周波を用いたプラズマCVD法である。

【0113】マイクロ波プラズマCVD法は、減圧状態にできる堆積室(真空チャンバー)に原料ガス、希釈ガスなどの材料ガスを導入し、真空ポンプによって排気しつつ堆積室内の圧を一定にして、マイクロ波電源によって発振されたマイクロ波を導波管によって導き、誘電体窓(アルミナセラミックス等)を介して堆積室に導入するか、堆積室の設けたアンテナに導入するかして、材料ガスのプラズマを生起させて分解し、堆積室内に配置された基板上に所望の堆積膜を形成する方法であり、広い堆積条件で光起電力素子に適用可能な堆積膜を形成することができる。本発明の光起電力素子用のアモルファスシリコン系半導体層、および微結晶シリコン系半導体層をマイクロ波プラズマCVD法で堆積する場合、堆積室内の基板温度は100~450℃、内圧は5~900m Torr、マイクロ波パワーは0.01~100W/cm²、マイクロ波の周波数は0.1~10GHzが好ましい範囲として挙げられる。

【0114】また、RFプラズマCVD法で堆積する場合、堆積室内の基板温度は100~350℃、内圧は0.1~10torr、RFパワーは0.001~50.0W/cm²、堆積速度は0.1~30Å/secが好適な条件として挙げられる。

【0115】本発明の光起電力素子に好適なアモルファスシリコン系半導体層、および微結晶シリコン系半導体層の堆積に適した原料ガスとしては、シリコン原子を含有したガス化し得る化合物、ゲルマニウム原子を含有したガス化し得る化合物、炭素原子を含有したガス化し得る化合物等、および化合物の混合ガスを挙げることができる。

【0116】具体的にシリコン原子を含有するガス化し得る化合物としては、鎖状または環状シラン化合物が用いられ、具体的には、例えばSiH₄、Si₂H₆、SiF₄、SiFH₃、SiF₂H₂、SiF₃H、Si₃H₈、SiD₄、SiHD₃、SiH₂D₂、SiH₃D、SiFD₃、SiF₂D₂、Si₂D₃H₃、(SiF₂)₅、(SiF₂)₆、(SiF₂)₄、Si₂F₆、Si₃F₈、Si₂H₂F₄、Si₂H₃F

₃、SiCl₄、(SiCl₂)、SiBr₄、(SiBr₂)₅、Si₂Cl₆、SiHCl₃、SiH₂Br₂、SiH₂Cl₂、Si₂Cl₃F₃などのガス状態のまたは容易にガス化し得るものが挙げられる。

【0117】具体的にゲルマニウム原子を含有するガス化し得る化合物としては、GeH₄、GeD₄、GeF₄、GeFH₃、GeF₂H₂、GeF₃H、GeHD₃、GeH₂D₂、GeH₃D、Ge₂H₆、Ge₂D₆等が挙げられる。

【0118】具体的に炭素原子を含有するガス化し得る化合物としては、CH₄、CD₄、C_nH_{2n+2}(nは整数)、C_nH_{2n}(nは整数)、C₂H₂、C₆H₆、CO₂、CO等が挙げられる。

【0119】窒素含有ガスとしては、N₂、NH₃、ND₃、NO、NO₂、N₂Oが挙げられる。

【0120】酸素含有ガスとしては、O₂、CO、CO₂、NO、NO₂、N₂O、CH₃CH₂OH、CH₃OH等が挙げられる。

【0121】また、価電子制御するためにp型層またはn型層に導入される物質としては、周期律表第II族原子及び第V族原子が挙げられる。第II族原子導入用の出発物質に有効に使用されるものは、具体的には、ホウ素原子導入用として、B₂H₆、B₄H₁₀、B₅H₉、B₅H₁₁、B₆H₁₀、B₆H₁₂、B₆H₁₄等の水素化ホウ素、BF₃、BCl₃等のハロゲン化ホウ素等を挙げることができる。このほかには、AlCl₃、GaCl₃、InCl₃、TlCl₃等も挙げることができる。特に、B₂H₆、BF₃が適している。

【0122】第V族原子導入用の出発物質に有効に使用されるものは、具体的には、燐原子導入用として、PH₃、P₂H₄等の水素化燐、PH₄I、PF₃、PF₅、PCl₃、PCl₅、PBr₃、PBr₅、PI₃等のハロゲン化燐が挙げられる。このほかには、AsH₃、AsF₃、AsCl₃、AsBr₃、AsF₅、SbH₃、SbF₃、SbF₅、SbCl₃、SbCl₅、BiH₃、BiCl₃、BiBr₃等も挙げることができる。特に、PH₃、PF₃が適している。

【0123】また、上記のガス化し得る化合物をH₂、He、Ne、Ar、Xe、Kr等のガスで適宜希釈して堆積室に導入しても良い。

【0124】(透明電極)本発明に用いられる透明電極110、210は、光を透過する光入射側の電極であるとともに、その膜厚を最適化することによって反射防止膜としての役割も兼ねている。透明電極110、210には、半導体層の吸収可能な波長領域において高い透過率を有することと、抵抗率が低いことが要求される。好ましくは、550nm以上の波長における透過率が80%以上、より好ましくは85%以上であることが好ましい。また、抵抗率は好ましくは5×10⁻³Ωcm以下、より好ましくは1×10⁻³Ωcm以下であることが好ま

しい。その材料としては、 In_2O_3 、 SnO_2 、 ITO ($\text{In}_2\text{O}_3 + \text{SnO}_2$)、 ZnO 、 CdO 、 Cd_2SnO_4 、 TiO_2 、 Ta_2O_5 、 Bi_2O_3 、 MoO_3 、 Na_2WO_3 等の導電性酸化物、あるいはこれらを混合したものが好適に用いられる。 SnO_2 、 In_2O_3 、 ITO の中から選ばれた金属酸化物、またはその複合酸化物であることが特に好ましい。

【0125】また、これらの化合物に、導電率を変化させる元素（ドーパント）を添加しても良い。導電率を変化させる元素（ドーパント）としては、例えば透明電極110が ZnO の場合には、 Al 、 In 、 B 、 Ga 、 Si 、 F 等が、また In_2O_3 の場合には、 Sn 、 F 、 Te 、 Ti 、 Sb 、 Pb 等が、また SnO_2 の場合には、 F 、 Sb 、 P 、 As 、 In 、 Tl 、 Te 、 W 、 Cl 、 Br 、 I 等が好適に用いられる。

【0126】また、透明電極110、210の形成方法としては、EB蒸着、スパッタ蒸着などの各種蒸着法、各種CVD法、スプレー法、スピノン法、ディッピング法等が好適に用いられる。

【0127】（集電電極）本発明に用いられる集電電極211は、透明電極210の抵抗率が充分低くできない場合に必要に応じて透明電極210上の一部分に形成され、電極の抵抗率を下げ光電変換素子の直列抵抗を下げる働きをする。その材料としては、金、銀、銅、アルミニウム、ニッケル、鉄、クロム、モリブデン、タングステン、チタン、コバルト、タンタル、ニオブ、ジルコニウム等の金属、またはステンレス等の合金、あるいは粉末状金属を用いた導電ペーストなどが挙げられる。そして、その形状は、できるだけ半導体層への入射光を遮らないように形成される。

【0128】また、光起電力素子の全体の面積の中で、集電電極の占める面積は好ましくは15%以下、より好ましくは10%以下、最適には5%以下が好ましい。

【0129】また、集電電極のパターンの形成にはマスクを用い、形成方法としては蒸着法、スパッタ法、メッキ法、印刷法などが用いられる。

【0130】なお、本発明の光起電力素子を用いて、所望の出力電圧、出力電流の光起電力装置（モジュールあるいはパネル）を製造する場合には、本発明の光起電力素子を直列あるいは並列に接続し、表面と裏面に保護層を形成し、出力の取り出し電極等が取り付けられる。このとき、光起電力素子を形成した基板を、別の支持基板の上に配置することもある。また、本発明の光起電力素子を直列接続する場合には、逆流防止用のダイオードを組み込むことがある。

【0131】（モジュール）本発明の光起電力素子を用いたモジュールは、建築材への固定作業の向上を図るため、可撓性を有していることが好ましい。そのため、本発明の光起電力素子を用いたモジュールは、可撓性を有した基板上に光起電力素子が配置され、その光入射側の

表面層は耐候性、可撓性のある透光性材料で覆われていることが好ましい。例えば、フッ素樹脂フィルム/EVA（エチレン-酢酸ビニル共重合体）の二層構造のもの（光入射側はフッ素樹脂フィルム）、シリコン樹脂、フッ素樹脂、フッ素含有樹脂、アクリルシリコン、ポリエステル、ナイロン等が挙げられる。また、モジュール保護のため、ガラス不織布を上記の樹脂に挟んで形成してもよい。

【0132】（建築材）本発明に用いられる屋根材の材質は、耐候性を有するものであれば、特に限定はなく、例えば、亜鉛鉄板やガルバリウム鋼板やそれらの上にさらにフッ素樹脂や塩化ビニルなどの耐候性物質を有した鋼板や、チタン、ステンレス鋼板、セラミックや耐候性を有する樹脂などがある。

【0133】また、本発明の建築材の形態としては、金属板をローラー状の曲げ型工具を有した機械に通すことによって、長尺方向に連続的に塑性加工して作製することが好ましく、例えば折板、瓦棒等の縦葺工法により施工される長尺タイプの建築材の形態がより好ましいが、この限りではない。通常の建築材の形状が好ましい。こうすることによって、従来の建築材の施工法を採用することができる。

【0134】（施工方法）従来の施工方法に準じるのが好ましい。例えば、瓦棒等の縦葺工法のように棟から軒に向かって長尺の屋根材が、その軒方向から見て左から右へ葺いていくものである。

【0135】その施工手順としては、屋根の野地側部材にビスにより取り付けられた吊子に屋根材をスポット溶接により取り付ける。その後、屋根材と屋根材をシーム溶接によって取り付けていくものである。

【0136】以上、簡単に述べたような施工法が大型建築物の屋根を葺く工法として適切であり、現在多く用いられている。

【0137】さらに、一般家屋の屋根用には、横葺の施工法が望ましく、通常の屋根と遜色なく意匠性が得られる。

【0138】（発電装置）光起電力素子の直流電力は、電力変換手段である電力変換装置にて電力が変換され、負荷に供給される。通常は、複数の光起電力素子モジュールを直並列に組み合わせて、所望の電圧・電流が得られるようにストリングやアレイを構成する。

【0139】電力変換手段は、変換素子および変換素子駆動回路により達成される。変換素子としては、パワートランジスタ、パワーMOSFET、IGBTなどの自己消弧型素子を用いたDC/DCコンバータ、自励式電圧型DC/ACインバータなどがある。この変換素子は、ゲートパルスのオン/オフデューティ比を変えることで電力潮流、入出力電力、出力周波数などを制御できる。

【0140】負荷としては、電熱負荷や電動機負荷ある

いは商用交流系統、およびそれらの組み合わせなどがある。

【0141】

【実施例】〈実施例1〉図4に示す堆積装置を用いて透明電極を堆積し、図5に示す堆積装置を用いて光電変換層（半導体層）を堆積し、図1の構成をした太陽電池を作製した。このときp型半導体層（ $\mu\text{c-Si:H}$ 、15nm）、第1のi型微結晶半導体層（ $\mu\text{x-Si:H}$ 、800nmにおける吸収係数 300cm^{-1} 、膜厚200nm）と第2のi型微結晶半導体層（ $\mu\text{c-Si:H}$ 、800nmにおける吸収係数 1000cm^{-1} 、膜厚300nm）の粗を1単位として4単位、n型半導体層（ $\mu\text{c-Si:H}$ 、30nm）を順次積層した。

【0142】図4に示す堆積装置には、不図示の原料ガス供給装置がガス導入管417を通して接続されている。原料ガスボンベは超高純度に精製されたArガスボンベであり、ターゲットはAg407、ZnO408、ITO409であり、それぞれのターゲット真空中で切り替えてスパッタリングを行うことができる。バイアス電源406には、RF電源を用いた。

【0143】また図5の堆積装置には、不図示の原料ガス供給装置がガス導入管515を通して接続されている。原料ガスボンベはいずれも超高純度に精製されたもので、 SiH_4 ガスボンベ、 SiF_4 ガスボンベ、 CH_4 ガスボンベ、 GeH_4 ガスボンベ、 PF_5/H_2 （希釈度：1%）ガスボンベ、 BF_3/H_2 （希釈度：1%）ガスボンベ、 H_2 ガスボンベを接続した。

【0144】まず、図4に示す堆積装置を用いて透明電極の堆積を行った。図4において、401は堆積室、402は基板ホルダー、403は基板、404はヒーター、405はマッチングボックス、406はRF電源（バイアス電源）、407はAgからなる金属のターゲット、408はZnOからなる透明導電層用のターゲット、409はITOからなる透明電極用のターゲット、410および412はDC電源、411はRF電源、413、414および415はシャッター、416は排気管、417はガス導入管、418は回転軸、421は排気方向である。

【0145】厚さ0.5mm、50mm×50mmのポリエーテルサルホンからなる基板403をアセトンとイソプロパノールで超音波洗浄し、温風乾燥させた。図4の基板ホルダー402に基板403を設置した。油拡散ポンプが接続された排気口416から堆積室401を真空排気した。圧力が $2 \times 10^{-6}\text{Torr}$ になった時点でガス導入管417から堆積室にArガスを 32scm を導入し、圧力が 6mTorr になるように不図示のコンダクタンスバルブで調節した。基板温度が 150°C になった時点で、DCスパッタ電源412からDC電力300Wをターゲット電極409に印加し、プラズマを生起した。ターゲットシャッター415を開け、膜堆積を

開始した。堆積速度は、 $19\text{\AA}/\text{sec}$ とした。

【0146】ポリエーテルサルホンからなる基板上に層厚0.7 μm のITO薄膜層を形成したところで、シャッターを閉じ、プラズマを消滅させた。

【0147】図5はプラズマCVD法を実施することのできる装置で、501は反応室、502は透明電極又は透明導電層まで形成された基板、503はヒーター、504はコンダクタンスバルブ、505はマイクロ波導波管、506はマイクロ波導入部、507はアルミナセラミックスなどからなるマイクロ波導入窓、508はRF導入部、509はマッチング回路を内蔵するRF電源、511はシャッター、514は排気管、515はガス導入管である。また、512はマイクロ波の進行方向、513は排気方向、516はガス導入方向を示すものである。

【0148】図示していないが、マイクロ波電源がマイクロ波導波管505に接続され、真空ポンプが排気管514に接続され、ガス導入装置がガス導入管515に接続されている。プラズマCVD装置は、以上の部材などで構成されている。

【0149】このプラズマCVD装置でマイクロ波CVD法を用いて、実際の層形成を行なうには、以下の手順でおこなう。まず、透明電極又は透明導電層まで形成した基板502を反応室501内部のヒーター503に取り付け、反応室内部の圧力が $1 \times 10^{-4}\text{Torr}$ 以下になるように油拡散ポンプなどの真空ポンプで排気する。

【0150】圧力が $1 \times 10^{-4}\text{Torr}$ 以下になったら、 H_2 、 He などのガスをガス導入管515から反応室に導入し、ヒーターを入れ、基板502が所望の温度になるように設定する。

【0151】基板の温度が安定したところで、ガス導入管515から原料ガスを導入し、不図示のマイクロ波電源からマイクロ波導波管505、マイクロ波導入部506、マイクロ波導入窓507を通してマイクロ波電力を反応室501の内部に導入する。

【0152】プラズマ510が生起したところで、所望の圧力になるようにコンダクタンスバルブを調整し、RF電源509を入れ、RF導入部508からRF電力を導入する。その際、マッチング回路を調整し、反射電力を最小にするのがよい。

【0153】次に、シャッター511を開け、所望の膜厚を有する層が形成されたところでシャッター511を閉じ、RF電力、マイクロ波電力の導入、原料ガスの導入を止め、次の層を形成する準備をする。この装置でRFプラズマCVD法を行なうには、上記の手順でRF電力のみを導入してプラズマを生起すればよい。

【0154】次に、図5に示す装置を用いてITO薄膜層上にp型層、i型層（第1、第2、……）、n型層を順次形成した。p型層はRFプラズマCVD法（RFP CVD法）で形成し、i型層はマイクロ波プラズマCV

D法(MWPCVD法)で形成し、n型層はRFPCVD法で形成した。

【0155】p型層を形成するために、表1に示す条件でH₂ガスを所定量導入し、堆積室内の圧力が表1に示す圧力、基板温度が表1に示す温度で安定したところで、SiH₄ガス、BF₃/H₂ガス、H₂ガスを表1に示す流量に設定し、RF電極(RF導入部)にRF電力を印加してプラズマを生起させ、基板シャッター511を開け、ITO薄膜層上にp型層の形成を開始し、膜厚15nmのp型層を形成したところで基板シャッター511を閉じ、RF電源を切ってプラズマを消滅させ、p型層の形成を終えた。

【0156】堆積室内へのSiH₄ガス、BF₃/H₂の流入を止め、2分間堆積室内へH₂ガスを流し続けた後、H₂の流入も止め、堆積室内およびガス配管内を1×10⁻⁵Torrまで真空排気した。

【0157】i型層を形成するために、表1に示す条件で希釈ガス(H₂など)を所定量導入し、圧力が表1に示す圧力、基板温度が表1に示す温度になるようにした。基板温度が安定したところで、原料ガス(SiH₄、GeH₄など)を流入させ、原料ガスの流量が所定量、希釈ガスの流量が所定量、堆積室内の圧力が表1に示す圧力となるように調整した。

【0158】その後、MW(マイクロ波)電源の電力を表1に示す電力に設定し、誘電体窓を通してMW電力を導入し、プラズマを生起させ、基板シャッター511を開けた。このとき、表1に示す時間(1000sec)だけ原料ガス、希釈ガスを表1に示す流量で流し、MW電源の電力を所定の電力に維持し、表1に示す時間(1600sec)だけ原料ガス、希釈ガスを表1に示す流量で流し、これを4回繰り返す、基板シャッター511を閉じ、MW電源を切ってプラズマを消滅させ、i型層の形成を終えた。

【0159】原料ガスの流入を止め、1分間だけ希釈ガスを流し続けたのち、希釈ガスの流入も止め、堆積室内およびガス配管内を1×10⁻⁵Torrまで真空排気した。

【0160】n型層を形成するために、表1に示す条件でH₂ガスを所定量導入し、堆積室内の圧力が表1に示す圧力、基板温度が表1に示す温度になるように設定した。基板温度が安定したところで、SiH₄ガス、PF₅/H₂ガスを流入させ、SiH₄ガス流量、H₂ガス流量、PF₅/H₂ガス流量が表1に示す流量、圧力が表1に示す圧力となるように調整した。

【0161】その後、RF電源の電力を所定の電力に設定し、プラズマを生起させ、基板シャッター511を開け、i型層上にn型層の形成を開始し、層厚30nmのn型層を形成したところで基板シャッター511を閉じ、RF電源を切って、プラズマを消滅させ、n型層の形成を終えた。SiH₄ガス、PF₅/H₂ガスの流入

を止め、2分間だけH₂ガスを流し続けた後、H₂ガスの流入を止め、堆積室内およびガス配管内を1×10⁻⁵Torrまで真空排気し、堆積室をリークした。

【0162】次に、n型層上に、透明導電層102として、層厚1.0μmのZnOをRFスパッタリング法で堆積した。さらに、裏面反射層109として、層厚0.5μmのAgをDCスパッタリング法で堆積した。これらの堆積条件はITOと同様とした。以上で光起電力素子の作製を終えた。この光起電力素子をSC実1-1と呼ぶ。

【0163】

【表1】

| p型層(第1の導電型半導体層103) | |
|---------------------------------|----------|
| SiH ₄ | 2sccm |
| H ₂ | 300sccm |
| BF ₃ /H ₂ | 15sccm |
| 圧力 | 1Torr |
| 基板温度 | 150℃ |
| RF電力 | 50W |
| i型層108 | |
| 第1のi型微結晶半導体層104 | |
| SiH ₄ (原料ガス) | 50sccm |
| H ₂ (希釈ガス) | 700sccm |
| 堆積時間 | 1000sec |
| 圧力 | 40mTorr |
| 基板温度 | 150℃ |
| MW電力 | 20W |
| 第2のi型微結晶半導体層105 | |
| SiH ₄ (原料ガス) | 50sccm |
| H ₂ (希釈ガス) | 1500sccm |
| 堆積時間 | 1600sec |
| 圧力 | 40mTorr |
| 基板温度 | 150℃ |
| MW電力 | 20W |
| n型層(第2の導電型半導体層106) | |
| SiH ₄ | 3sccm |
| H ₂ | 400sccm |
| PF ₅ /H ₂ | 10sccm |
| 圧力 | 1Torr |
| 基板温度 | 150℃ |
| RF電力 | 50W |

【0164】〈比較例1-1〉i型層108を第1のi型微結晶半導体層104の条件(μc-Si:H、800nmにおける吸収係数300cm⁻¹)のみで膜厚2μmに堆積した以外は、実施例1と同様に作製した。この光起電力素子をSC比1-1と呼ぶ。

【0165】〈比較例1-2〉i型層108を第2のi型微結晶半導体層105の条件(μc-Si:H、800nmにおける吸収係数1000cm⁻¹)のみで膜厚2μmに堆積した以外は、実施例1と同様に作製した。この光起電力素子をSC比実1-2と呼ぶ。

【0166】光起電力素子SC実1-1、SC比1-1、およびSC比1-2について、初期光電変換効率

(光起電力/入射光電力)、光劣化試験、振動劣化試験、折り曲げ試験、ねじり試験、降ひょう試験を行なった。

【0167】初期光電変換効率の測定は、作製した太陽電池を、AM-1.5(100mW/cm²)照射下に設置して、V-I特性を測定することにより得られる。

【0168】光劣化試験は、予め初期光電変換効率を測定しておいた光起電力素子を、湿度50%、温度25℃の環境に設置し、AM-1.5(100mW/cm²) 10 光を500時間照射後の照射下での光電変換効率の初期光電変換効率に対する割合(光劣化試験後の光電変換効率/初期光電変換効率)を評価することにより行った。

【0169】振動劣化試験は、予め初期光電変換効率を測定しておいた光起電力素子を湿度50%、温度25℃の暗所に設置し、振動周波数60Hzで振幅0.1mmの振動を500時間加えた後の、AM1.5(100mW/cm²)照射下での光電変換効率の初期光電変換効率に対する割合(振動劣化試験後の光電変換効率/初期光電変換効率)を評価することにより行った。

【0170】折り曲げ加工試験は以下のようにして行なった。まず、厚さ1mmの支持基板(溶融亜鉛めっき鋼板)の上に、EVA、ナイロン樹脂、EVA、ガラス不織布、光起電力素子、ガラス不織布、EVA、ガラス不織布、EVA、ガラス不織布、フッ素樹脂を重ねあわせ*

*て加熱真空封止(ラミネーション)し、太陽電池モジュールを作製した。この太陽電池モジュールを折り曲げ加工し、折り曲げ角150°になるよう塑性変形させた。その後、太陽電池モジュールの表面を目視観察し、また、光電変換効率を測定した。

【0171】上記の折り曲げ加工試験と同様に太陽電池モジュールを作製し、結晶系太陽電池のJIS C8917A-10項に準拠した「ねじり試験」を行なった。条件は、10cm×10cmの面積に対して高さh=5mmのねじりを50回繰り返した。太陽電池モジュールの表面を目視観察し、また、光電変換効率を測定した。

【0172】上記の折り曲げ加工試験と同様に太陽電池モジュールを作製し、結晶系太陽電池関連のJIS C8917に記載の降ひょう試験を行なった。水球の直径は25mm、終速度23m/secの条件で10回、万遍なく落下させた。太陽電池モジュールの表面を目視観察し、また、光電変換効率を測定した。

【0173】SC実1-1に対してSC比1-1およびSC比1-2の初期光電変換効率、光劣化後の光電変換効率の低下率、振動劣化後の光電変換効率の低下率、折り曲げ加工試験、ねじり試験、および降ひょう試験の結果は表2に示すようになった。表2中の光電変換効率は、SC実1-1を1.00として相対値を示している。

【0174】

【表2】

| 試料 No. | 初期 変換効率 | 光 劣化後 | 振動 劣化後 | 折り曲げ加工 試験 | | ねじり試験 | | 降ひょう試験 | | 総合 評価 |
|------------|------------|----------|-----------|--------------|----------|-----------|----------|-----------|----------|----------|
| | | | | 目視 | 変換 効率 | 目視 | 変換 効率 | 目視 | 変換 効率 | |
| SC実 1-1 | 1.00 | 1.00 | 1.00 | はがれ なし | 1.00 | はがれ なし | 1.00 | はがれ なし | 1.00 | ○ |
| SC比 1-1 | 0.96 | 0.86 | 0.91 | はがれ あり | 0.91 | はがれ なし | 0.95 | はがれ なし | 0.97 | × |
| SC比 1-2 | 0.80 | 0.99 | 0.87 | はがれ あり | 0.85 | はがれ あり | 0.91 | はがれ あり | 0.96 | × |

【0175】以上の結果より、SC実1-1が、比較例よりも優れていることが分かった。

【0176】〈実施例2〉図4に示す堆積装置を用いて実施例1と同様に透明電極、透明導電層、裏面反射層を堆積し、図5に示す堆積装置を用いて表3の条件で光電変換層を堆積し、図1の構成をした光起電力素子を作製した。

【0177】このとき、第1の導電型半導体層103として、p型半導体層($\mu\text{c-SiC:H}$ 、20nm)を積層した。

【0178】また、i型層108として、第1のi型微結晶半導体層($\mu\text{c-Si:H}$ 、800nmにおける吸収係数400cm⁻¹、膜厚300nm)104と、第2のi型微結晶半導体層($\mu\text{c-SiGe:H}$ 、800nmにおける吸収係数1500cm⁻¹、膜厚400nm)※50

※105とを組にしたものを1単位107とし、2単位順次積層した。

【0179】また、第2の導電型半導体層106として、n型半導体層($\mu\text{c-Si:H40nm}$)を積層した。その後、実施例1と同様に透明導電層102と裏面反射層109を堆積した。この光起電力素子をSC実2-1と呼ぶ。

【0180】

【表3】

25

| p型層 (第1の導電型半導体層 103) | |
|---------------------------------|----------|
| SiH ₄ | 2sccm |
| CH ₄ | 1sccm |
| H ₂ | 300sccm |
| BF ₃ /H ₂ | 15sccm |
| 圧力 | 1Torr |
| 基板温度 | 150℃ |
| RF電力 | 50W |
| i型層 108 | |
| 第1のi型微結晶半導体層 104 | |
| SiH ₄ (原料ガス) | 50sccm |
| H ₂ (希釈ガス) | 800sccm |
| 堆積時間 | 750sec |
| 圧力 | 40mTorr |
| 基板温度 | 150℃ |
| MW電力 | 20W |
| 第2のi型微結晶半導体層 105 | |
| SiH ₄ (原料ガス) | 50sccm |
| CeF ₄ (原料ガス) | 5sccm |
| H ₂ (希釈ガス) | 1800sccm |
| 堆積時間 | 1300sec |
| 圧力 | 50mTorr |
| 基板温度 | 160℃ |
| MW電力 | 20W |
| n型層 (第2の導電型半導体層 106) | |
| SiH ₄ | 3sccm |
| H ₂ | 400sccm |
| PF ₃ /H ₂ | 10sccm |
| 圧力 | 1Torr |
| 基板温度 | 160℃ |
| RF電力 | 50W |

26

*【0181】〈比較例2-1〉i型層108を第1のi型微結晶半導体層 ($\mu\text{c-Si:H}$, 800nmにおける吸収係数 400cm^{-1}) 104の条件のみで膜厚1.4 μm に堆積した以外は、実施例2と同様に作製した。この光起電力素子をSC比2-1と呼ぶ。

【0182】〈比較例2-2〉i型層108を第2のi型微結晶半導体層 ($\mu\text{c-SiGe:H}$, 800nmにおける吸収係数 1500cm^{-1}) 105の条件のみで膜厚1.4 μm に堆積した以外は、実施例2と同様に作製した。この光起電力素子をSC比2-2と呼ぶ。

【0183】光起電力素子SC実2-1、SC比2-1およびSC比2-2について、初期光電変換効率、光劣化後の光電変換効率の割合、振動劣化後の光電変換効率の割合、折り曲げ加工試験、ねじり試験、および降ひょう試験の結果は表4に示すようになった。表4中の光電変換効率は、SC実2-1を1.00として、相対値を示している。

【0184】

【表4】

20

*

| 試料 No. | 初期 変換効率 | 光 劣化後 | 振動 劣化後 | 折り曲げ加工 試験 | | ねじり試験 | | 降ひょう試験 | | 総合 評価 |
|------------|------------|----------|-----------|--------------|----------|-----------|----------|-----------|----------|----------|
| | | | | 目視 | 変換 効率 | 目視 | 変換 効率 | 目視 | 変換 効率 | |
| SC実 2-1 | 1.00 | 1.00 | 1.00 | はがれ なし | 1.00 | はがれ なし | 1.00 | はがれ なし | 1.00 | ○ |
| SC比 2-1 | 0.96 | 0.85 | 0.92 | はがれ あり | 0.92 | はがれ なし | 0.93 | はがれ なし | 0.98 | × |
| SC比 2-2 | 0.75 | 0.87 | 0.93 | はがれ あり | 0.88 | はがれ あり | 0.89 | はがれ あり | 0.93 | × |

【0185】以上の結果より、SC実2-1が、比較例よりも優れていることが分かった。

【0186】〈実施例3〉基板201として、厚さ0.2mm、50mm×50mmのステンレス基板 (SUS304) を用い、図4に示す堆積装置を用いて、裏面反射層 (Ag, 450nm) 209、透明導電層 (ZnO, 1 μm) 202を堆積し、図5に示す堆積装置を用いて表5の条件で光電変換層を堆積し、図2の構成をした光起電力素子を作製した。

【0187】このとき、第1の導電型半導体層203として、n型半導体層 ($\mu\text{c-Si:H}$, 20nm) を積層した。

【0188】またi型層208として、第1のi型微結

※晶半導体層 ($\mu\text{c-Si:H}$, 800nmにおける吸収係数 400cm^{-1} 、膜厚150nm) 204と、第2のi型微結晶半導体層 ($\mu\text{c-Si:H:F}$, 800nmにおける吸収係数 800cm^{-1} 、膜厚100nm) 205とを単位207とし、6単位順次積層した。

【0189】さらに、第2の導電型半導体層206として、p型半導体層 ($\mu\text{c-Si:H}$, 20nm) を順次積層した。その後、透明電極210として層厚600nmのITOをスパッタリング法で、さらに集電電極211として層厚1.0 μm のAlをスパッタリング法で堆積した。この光起電力素子をSC実3-1と呼ぶ。尚、光電変換層以外の堆積条件は実施例1と同様とした。

【0190】

【表5】

| p型層 (第2の導電型半導体層 206) | |
|---------------------------------|----------|
| SiH ₄ | 2sccm |
| H ₂ | 300sccm |
| BF ₃ /H ₂ | 15sccm |
| 圧力 | 1Torr |
| 基板温度 | 200℃ |
| RF電力 | 50W |
| i型層 208 | |
| 第1のi型微結晶半導体層 204 | |
| SiH ₄ (原料ガス) | 55sccm |
| H ₂ (希釈ガス) | 800sccm |
| 堆積時間 | 900sec |
| 圧力 | 40mTorr |
| 基板温度 | 250℃ |
| MW電力 | 20W |
| 第2のi型微結晶半導体層 205 | |
| SiH ₄ (原料ガス) | 30sccm |
| SiF ₄ (原料ガス) | 20sccm |
| H ₂ (希釈ガス) | 1600sccm |
| 堆積時間 | 1600sec |
| 圧力 | 40mTorr |
| 基板温度 | 250℃ |
| MW電力 | 30W |
| n型層 (第1の導電型半導体層 203) | |
| SiH ₄ | 3sccm |
| H ₂ | 400sccm |
| PF ₃ /H ₂ | 10sccm |
| 圧力 | 1Torr |
| 基板温度 | 150℃ |
| RF電力 | 50W |

20

*【0191】〈比較例3-1〉i型層208を第1のi型微結晶半導体層 ($\mu\text{c-Si:H}$ 、800nmにおける吸収係数 400cm^{-1}) 204の条件のみで膜厚1.5 μm に堆積した以外は、実施例3と同様に作製した。この光起電力素子をSC比3-1と呼ぶ。

【0192】〈比較例3-2〉i型層208を第2のi型微結晶半導体層 ($\mu\text{c-Si:H:F}$ 、800nmにおける吸収係数 800cm^{-1}) 205の条件のみで膜厚1.5 μm に堆積した以外は、実施例3と同様に作製した。この光起電力素子をSC比3-2と呼ぶ。

【0193】光起電力素子SC実3-1、SC比3-1、およびSC比3-2について、初期光電変換効率、光劣化後の光電変換効率の割合、振動劣化後の光電変換効率の割合、折り曲げ加工試験、ねじり試験、および降ひょう試験の結果は表6に示すようになった。表6中の光電変換効率は、SC実3-1を1.00として、相対値を示している。

【0194】

【表6】

*

| 試料 No. | 初期 変換効率 | 光 劣化後 | 振動 劣化後 | 折り曲げ加工 試験 | | ねじり試験 | | 降ひょう試験 | | 総合 評価 |
|------------|------------|----------|-----------|--------------|----------|-----------|----------|-----------|----------|----------|
| | | | | 目視 | 変換 効率 | 目視 | 変換 効率 | 目視 | 変換 効率 | |
| SC実 3-1 | 1.00 | 1.00 | 1.00 | はがれ なし | 1.00 | はがれ なし | 1.00 | はがれ なし | 1.00 | ○ |
| SC比 3-1 | 0.95 | 0.90 | 0.95 | はがれ なし | 0.94 | はがれ なし | 0.97 | はがれ なし | 0.97 | × |
| SC比 3-2 | 0.85 | 0.93 | 0.88 | はがれ あり | 0.82 | はがれ あり | 0.85 | はがれ あり | 0.90 | × |

【0195】以上の結果より、SC実3-1が、比較例よりも優れていることが分かった。

【0196】〈実施例4〉基板201として、厚さ0.2mm、50mm×50mmのステンレス基板 (SUS304) を用い、図4に示す堆積装置を用いて、裏面反射層 (Ag、450nm) 109、透明導電層 (ZnO、1 μm) 202を堆積し、図5に示す堆積装置を用いて表7の条件で光電変換層を堆積し、図2の構成をした光起電力素子を作製した。

【0197】このとき、第1の導電型半導体層203として、n型半導体層 ($\mu\text{c-Si:H}$ 、20nm) を積層した。

【0198】また、i型層208として、第1のi型微結晶

*結晶半導体層 ($\mu\text{c-Si:H}$ 、800nmにおける吸収係数 300cm^{-1}) 204を膜厚400nm、第2のi型微結晶半導体層 ($\mu\text{c-Si:H}$ 、800nmにおける吸収係数 900cm^{-1}) 205を膜厚500nm、第1のi型微結晶半導体層204を300nm、第2のi型微結晶半導体層205を200nm、第1のi型微結晶半導体層204を100nm、第2のi型微結晶半導体層205を200nm、合計3単位を順次積層した。

【0199】また、第2の導電型半導体層206として、p型半導体層 ($\mu\text{c-Si:H}$ 、20nm) を積層した。その後、実施例3と同様に透明電極と集電電極を堆積した。この光起電力素子をSC実4-1と呼ぶ。光

電変換層以外の堆積条件は実施例3と同様にした。

【0200】

【表7】

| p型層 (第2の導電型半導体層 206) | |
|---------------------------------|-------------------------|
| SiH ₄ | 2sccm |
| H ₂ | 300sccm |
| BF ₃ /H ₂ | 15sccm |
| 圧力 | 1Torr |
| 基板温度 | 200℃ |
| RF電力 | 50W |
| i型層 208 | |
| 第1のi型微結晶半導体層 204 | |
| SiH ₄ (原料ガス) | 55sccm |
| H ₂ (希釈ガス) | 700sccm |
| 堆積時間 | 800sec, 600sec, 200sec |
| 圧力 | 40mTorr |
| 基板温度 | 250℃ |
| MW電力 | 20W |
| 第2のi型微結晶半導体層 205 | |
| SiH ₄ (原料ガス) | 50sccm |
| H ₂ (希釈ガス) | 1200sccm |
| 堆積時間 | 1500sec, 600sec, 600sec |
| 圧力 | 40mTorr |
| 基板温度 | 250℃ |
| MW電力 | 20W |
| n型層 (第1の導電型半導体層 203) | |
| SiH ₄ | 3sccm |
| H ₂ | 400sccm |
| PF ₃ /H ₂ | 10sccm |
| 圧力 | 1Torr |
| 基板温度 | 150℃ |
| RF電力 | 50W |

20

*【0201】〈比較例4-1〉i型層208を第1のi型微結晶半導体層 ($\mu c-Si:H$, 800nmにおける吸収係数 300cm^{-1}) 204の条件のみで膜厚1.7 μm に堆積した以外は、実施例4と同様にした。この光起電力素子をSC比4-1と呼ぶ。

【0202】〈比較例4-2〉i型層208を第2のi型微結晶半導体層 ($\mu c-Si:H$, 800nmにおける吸収係数 900cm^{-1}) 205の条件のみで膜厚1.7 μm に堆積した以外は、実施例4と同様にした。この光起電力素子をSC比4-2と呼ぶ。

【0203】光起電力素子SC実4-1、SC比4-1、およびSC比4-2について、初期光電変換効率、光劣化後の光電変換効率の割合、振動劣化後の光電変換効率の割合、折り曲げ加工試験、ねじり試験、および降ひょう試験の結果は表8に示すようになった。表8中の光電変換効率は、SC実4-1を1.00として相対値を示している。

【0204】

【表8】

*

| 試料 No. | 初期 変換効率 | 光 劣化後 | 振動 劣化後 | 折り曲げ加工 試験 | | ねじり試験 | | 降ひょう試験 | | 総合 評価 |
|------------|------------|----------|-----------|--------------|----------|-----------|----------|-----------|----------|----------|
| | | | | 目視 | 変換 効率 | 目視 | 変換 効率 | 目視 | 変換 効率 | |
| SC実 4-1 | 1.00 | 1.00 | 1.00 | はがれ なし | 1.00 | はがれ なし | 1.00 | はがれ なし | 1.00 | ○ |
| SC比 4-1 | 0.95 | 0.83 | 0.95 | はがれ あり | 0.89 | はがれ なし | 0.93 | はがれ なし | 0.95 | × |
| SC比 4-2 | 0.83 | 0.85 | 0.85 | はがれ なし | 0.87 | はがれ なし | 0.92 | はがれ なし | 0.96 | × |

【0205】以上の結果より、SC実4-1が、比較例よりも優れていることが分かった。

【0206】〈実施例5〉表9の条件で光電変換層を堆積した以外は実施例3と同様にして、図2の構成をした光起電力素子を作製した。

【0207】このとき、第1の導電型半導体層203として、n型半導体層 ($\mu c-Si:H$, 20nm) を積層した。

【0208】また、i型層208として、第1のi型微結晶半導体層 ($\mu c-Si:H$, 800nmにおける吸収係数 300cm^{-1} 、膜厚70nm) 204と、第2のi型微結晶半導体層 ($\mu c-Si:H:F$, 800nm※50

※における吸収係数 600cm^{-1} 、膜厚80nm) 205とを単位207とし、10単位順次積層した。

【0209】さらに、第2の導電型半導体層206として、p型半導体層 ($\mu c-Si:H$, 20nm) を積層した。その後、実施例3と同様に透明電極と集電電極を堆積した。この光起電力素子をSC実5-1と呼ぶ。

【0210】

【表9】

31

| p型層 (第2の導電型半導体層 206) | |
|---------------------------------|----------|
| SiH ₄ | 2sccm |
| H ₂ | 300sccm |
| HF ₄ /H ₂ | 15sccm |
| 圧力 | 1Torr |
| 基板温度 | 200℃ |
| RF電力 | 50W |
| i型層 208 | |
| 第1のi型微結晶半導体層 204 | |
| SiH ₄ (原料ガス) | 55sccm |
| H ₂ (希釈ガス) | 700sccm |
| 堆積時間 | 200sec |
| 圧力 | 40mTorr |
| 基板温度 | 250℃ |
| MW電力 | 20W |
| 第2のi型微結晶半導体層 205 | |
| SiH ₄ (原料ガス) | 30sccm |
| SiF ₄ (原料ガス) | 20sccm |
| H ₂ (希釈ガス) | 1800sccm |
| 堆積時間 | 400sec |
| 圧力 | 40mTorr |
| 基板温度 | 250℃ |
| MW電力 | 30W |
| n型層 (第1の導電型半導体層 203) | |
| SiH ₄ | 3sccm |
| H ₂ | 400sccm |
| PF ₅ /H ₂ | 10sccm |
| 圧力 | 1Torr |
| 基板温度 | 300℃ |
| RF電力 | 50W |

【0211】〈比較実施例5-1〉第1のi型微結晶半導体層 ($\mu\text{c-Si:H}$ 、800nmにおける吸収係数 300cm^{-1} 、膜厚70nm) 204の吸収係数、膜厚は実施例5と同様であるが、作製条件を表10に示すように変えて作製した。それ以外は、実施例5と同様である。この光起電力素子をSC比実5-1と呼ぶ。

【0212】

【表10】

| | |
|-------------------------|----------|
| SiH ₄ (原料ガス) | 55sccm |
| H ₂ (希釈ガス) | 1000sccm |
| 堆積時間 | 700sec |
| 圧力 | 800mTorr |
| 基板温度 | 300℃ |
| MW電力 | 100W |

40

*

| 試料 No. | 初期 変換効率 | 光 劣化後 | 振動 劣化後 | 折り曲げ加工 試験 | | ねじり試験 | | 降ひょう試験 | | 総合 評価 |
|-------------|------------|----------|-----------|--------------|----------|-----------|----------|-----------|----------|----------|
| | | | | 目視 | 変換 効率 | 目視 | 変換 効率 | 目視 | 変換 効率 | |
| SC実 5-1 | 1.00 | 1.00 | 1.00 | はがれ なし | 1.00 | はがれ なし | 1.00 | はがれ なし | 1.00 | ○ |
| SC比実 5-1 | 0.96 | 0.96 | 0.97 | はがれ なし | 0.98 | はがれ なし | 0.97 | はがれ なし | 0.92 | × |
| SC比実 5-2 | 0.96 | 0.94 | 0.97 | はがれ なし | 0.97 | はがれ なし | 0.98 | はがれ なし | 0.93 | × |

32

*【0213】〈比較実施例5-2〉第2のi型微結晶半導体層 ($\mu\text{c-Si:H:F}$ 、800nmにおける吸収係数 600cm^{-1} 、膜厚80nm) 205の吸収係数、膜厚は実施例5と同様であるが、作製条件を表11に示すように変えて作製した。それ以外は、実施例5と同様である。この光起電力素子をSC比実5-2と呼ぶ。

【0214】

【表11】

10

| | |
|-------------------------|----------|
| SiH ₄ (原料ガス) | 30sccm |
| SiF ₄ (原料ガス) | 20sccm |
| H ₂ (希釈ガス) | 1000sccm |
| 堆積時間 | 1000sec |
| 圧力 | 800mTorr |
| 基板温度 | 320℃ |
| MW電力 | 110W |

【0215】光起電力素子SC実5-1、SC比実5-1、およびSC比実5-2の断面を走査型電子顕微鏡 (SEM) で観察した。このとき、SC実5-1は第1のi型微結晶半導体層204および第2のi型微結晶半導体層205とも柱状構造を示したが、SC比実5-1の第1のi型微結晶半導体層204、およびSC比実5-2の第2のi型微結晶半導体層205は、粒構造であった。

【0216】光起電力素子SC実5-1、SC比5-1、およびSC比実5-2について、初期光電変換効率、光劣化後の光電変換効率の割合、振動劣化後の光電変換効率の割合、折り曲げ加工試験、ねじり試験、および降ひょう試験の結果は表12に示すようになった。表12中の光電変換効率は、SC実5-1を1.00として、相対値を示している。

【0217】

【表12】

33

【0218】以上の結果より、SC実5-1が、比較実施例よりも優れていることが分かった。

【0219】〈実施例6〉表13の条件で光電変換層を堆積した以外は実施例3と同様にして、図2の構成をした光起電力素子を作製した。

【0220】このとき、第1の導電型半導体層203として、n型半導体層($\mu\text{c-Si:H}$ 、20nm)を積層した。

【0221】また、i型層208として、第1のi型微結晶半導体層($\mu\text{c-Si:H}$ 、800nmにおける吸収係数 300cm^{-1} 、膜厚300nm)204と、第2のi型微結晶半導体層($\mu\text{c-Si:H:F}$ 、800nmにおける吸収係数 600cm^{-1} 、膜厚200nm)205とを単位207とし、3単位順次積層した。

【0222】また、第2の導電型半導体層206としてp型半導体層($\mu\text{c-Si:H}$ 、20nm)を積層した。その後、実施例3と同様に透明電極と集電電極を堆積した。

【0223】第1の微結晶半導体層204、第2の微結晶半導体層205の平均粒径は40nm、80nmになるようにした。平均粒径は、透過電子顕微鏡像より求めた。この光起電力素子をSC実6-1と呼ぶ。

【0224】

【表13】

34

| p型層 (第2の導電型半導体層206) | |
|---------------------------------|----------|
| SiH ₄ | 2sccm |
| H ₂ | 300sccm |
| BF ₃ /H ₂ | 16sccm |
| 圧力 | 1Torr |
| 基板温度 | 200℃ |
| RF電力 | 50W |
| i型層208 | |
| 第1のi型微結晶半導体層204 | |
| SiH ₄ (原料ガス) | 56sccm |
| H ₂ (希釈ガス) | 750sccm |
| 堆積時間 | 600sec |
| 圧力 | 40mTorr |
| 基板温度 | 220℃ |
| MW電力 | 20W |
| 第2のi型微結晶半導体層205 | |
| SiH ₄ (原料ガス) | 30sccm |
| SiF ₄ (原料ガス) | 20sccm |
| H ₂ (希釈ガス) | 1900sccm |
| 堆積時間 | 1000sec |
| 圧力 | 40mTorr |
| 基板温度 | 220℃ |
| MW電力 | 32W |
| n型層 (第1の導電型半導体層203) | |
| SiH ₄ | 3sccm |
| H ₂ | 400sccm |
| PF ₅ /H ₂ | 10sccm |
| 圧力 | 1Torr |
| 基板温度 | 300℃ |
| RF電力 | 50W |

【0225】〈比較実施例6-1〉第1のi型微結晶半導体層($\mu\text{c-Si:H}$ 、800nmにおける吸収係数 300cm^{-1} 、膜厚300nm)204を、吸収係数と膜厚は実施例6と同様であるが、作製条件を表14に示すように変えて作製した。それ以外は、実施例6と同様である。

【0226】

【表14】

| | |
|-------------------------|---------|
| SiH ₄ (原料ガス) | 56sccm |
| H ₂ (希釈ガス) | 750sccm |
| 堆積時間 | 1800sec |
| 圧力 | 40mTorr |
| 基板温度 | 220℃ |
| MW電力 | 10W |

【0227】この膜の平均粒径は、80nmであった。この光起電力素子をSC比実6-1と呼ぶ。

【0228】〈比較実施例6-2〉第2のi型微結晶半導体層($\mu\text{c-Si:H:F}$ 、800nmにおける吸収係数 600cm^{-1} 、膜厚200nm)205を、吸収係数と膜厚は実施例6と同様であるが、作製条件を表15に示すように変えて作製した。それ以外は、実施例6と同様である。

【0229】

【表15】

| | |
|-------------------------|----------|
| SiH ₄ (原料ガス) | 30sccm |
| SiF ₄ (原料ガス) | 10sccm |
| H ₂ (希釈ガス) | 1500sccm |
| 堆積時間 | 1400sec |
| 圧力 | 40mTorr |
| 基板温度 | 220℃ |
| MW電力 | 32W |

【0230】この膜の平均粒径は、40nmであった。
この光起電力素子をSC比実6-2と呼ぶ。

* 10

| 試料 No. | 初期 変換効率 | 光 劣化後 | 振動 劣化後 | 折り曲げ加工 試験 | | ねじり試験 | | 降ひょう試験 | | 総合 評価 |
|-------------|------------|----------|-----------|--------------|----------|-----------|----------|-----------|----------|----------|
| | | | | 目視 | 変換 効率 | 目視 | 変換 効率 | 目視 | 変換 効率 | |
| SC実 6-1 | 1.00 | 1.00 | 1.00 | はがれ なし | 1.00 | はがれ なし | 1.00 | はがれ なし | 1.00 | ○ |
| SC比実 6-1 | 0.90 | 0.96 | 0.96 | はがれ なし | 0.95 | はがれ なし | 0.95 | はがれ なし | 0.97 | × |
| SC比実 6-2 | 0.90 | 0.96 | 0.96 | はがれ なし | 0.96 | はがれ なし | 0.96 | はがれ なし | 0.97 | × |

【0233】以上の結果より、SC実6-1が、比較実 20※
施例よりも優れていることが分かった。

【0234】〈実施例7〉表17の条件で光電変換層を
堆積した以外は実施例3と同様にして、図2の構成をし
た光起電力素子を作製した。

【0235】このとき、第1の導電型半導体層203と
して、n型半導体層 ($\mu\text{c-Si:H}$ 、20nm) を積
層した。

【0236】また、i型層208として、第1のi型微
結晶半導体層 ($\mu\text{c-Si:H}$ 、800nmにおける吸
収係数 300cm^{-1} 、膜厚300nm) 204と、第2 30
のi型微結晶半導体層 ($\mu\text{c-Si:H:F}$ 、800nm
における吸収係数 600cm^{-1} 、膜厚200nm) 2
05とを単位207とし、3単位順次積層した。

【0237】さらに、第2の導電型半導体層206とし
て、p型半導体層 ($\mu\text{c-Si:H}$ 、20nm) を積層
した。その後、実施例3と同様に透明電極と集電電極を
堆積した。

【0238】第1の微結晶半導体層204、第2の微結
晶半導体層205の結晶性率はそれぞれ、50%、8
0%になるようにした。結晶性率は、ラマン散乱スペ
クトルより、 520cm^{-1} 付近の結晶からの鋭い信号と、
 480cm^{-1} 付近の非晶質からのブロードな信号の
強度より求めた。この光起電力素子をSC実7-1と呼
ぶ。

【0239】

【表17】

※

* 【0231】光起電力素子SC実6-1、SC比実6-
1、およびSC比実6-2について、初期光電変換効
率、劣化後の光電変換効率の割合、振動劣化後の光電
変換効率の割合、折り曲げ加工試験、ねじり試験、およ
び降ひょう試験の結果は表16に示すようになった。表
16中の光電変換効率は、SC実6-1を1.00とし
て相対値を示している。

【0232】

【表16】

| p型層 (第2の導電型半導体層206) | |
|---------------------------------|----------|
| SiH ₄ | 2sccm |
| H ₂ | 300sccm |
| BF ₃ /H ₂ | 15sccm |
| 圧力 | 1Torr |
| 基板温度 | 200℃ |
| RF電力 | 50W |
| i型層208 | |
| 第1のi型微結晶半導体層204 | |
| SiH ₄ (原料ガス) | 55sccm |
| H ₂ (希釈ガス) | 700sccm |
| 堆積時間 | 600sec |
| 圧力 | 40mTorr |
| 基板温度 | 250℃ |
| MW電力 | 20W |
| 第2のi型微結晶半導体層205 | |
| SiH ₄ (原料ガス) | 30sccm |
| SiF ₄ (原料ガス) | 20sccm |
| H ₂ (希釈ガス) | 1800sccm |
| 堆積時間 | 1000sec |
| 圧力 | 40mTorr |
| 基板温度 | 250℃ |
| MW電力 | 20W |
| n型層 (第1の導電型半導体層203) | |
| SiH ₄ | 3sccm |
| H ₂ | 400sccm |
| PF ₃ /H ₂ | 10sccm |
| 圧力 | 1Torr |
| 基板温度 | 300℃ |
| RF電力 | 50W |

【0240】〈比較実施例7-1〉第1のi型微結晶半
導体層 ($\mu\text{c-Si:H}$ 、800nmにおける吸収係数
 300cm^{-1} 、膜厚300nm) 204を、吸収係数と
50 膜厚は実施例7と同様であるが、作製条件を表18に示

すように変えて作製した。それ以外は、実施例7と同様である。この膜の結晶体積率は、80%であった。この光起電力素子をSC比実7-1と呼ぶ。

【0241】

【表18】

| | |
|-------------------------|---------|
| SiH ₄ (原料ガス) | 55sccm |
| H ₂ (希釈ガス) | 600sccm |
| 堆積時間 | 1200sec |
| 圧力 | 40mTorr |
| 基板温度 | 270℃ |
| MW電力 | 25W |

【0242】〈比較実施例7-2〉第2のi型微結晶半導体層 ($\mu\text{c-Si:H:F}$ 、800nmにおける吸収係数600cm⁻¹、膜厚200nm) 205を、吸収係数と膜厚は実施例7と同様であるが、作製条件を表19に示すように変えて作製した。それ以外は、実施例7と同様である。この膜の結晶体積率は、50%であった。この光起電力素子をSC比実7-2と呼ぶ。

* 【0243】

【表19】

| | |
|-------------------------|----------|
| SiH ₄ (原料ガス) | 30sccm |
| SiF ₄ (原料ガス) | 10sccm |
| H ₂ (希釈ガス) | 1000sccm |
| 堆積時間 | 1000sec |
| 圧力 | 40mTorr |
| 基板温度 | 230℃ |
| MW電力 | 20W |

10 【0244】光起電力素子SC実7-1、SC比実7-1、およびSC比実7-2について、初期光電変換効率、光劣化後の光電変換効率の割合、振動劣化後の光電変換効率の割合、折り曲げ加工試験、ねじり試験、および降ひょう試験の結果は表20に示すようになった。表20中の光電変換効率は、SC実7-1を1.00として、相対値を示している。

【0245】

* 【表20】

| 試料 No. | 初期 変換効率 | 光 劣化後 | 振動 劣化後 | 折り曲げ加工 試験 | | ねじり試験 | | 降ひょう試験 | | 総合 評価 |
|-------------|------------|----------|-----------|--------------|----------|-----------|----------|-----------|----------|----------|
| | | | | 目視 | 変換 効率 | 目視 | 変換 効率 | 目視 | 変換 効率 | |
| SC実 7-1 | 1.00 | 1.00 | 1.00 | はがれ なし | 1.00 | はがれ なし | 1.00 | はがれ なし | 1.00 | ○ |
| SC比実 7-1 | 0.93 | 0.95 | 0.92 | はがれ なし | 0.97 | はがれ あり | 0.96 | はがれ あり | 0.97 | × |
| SC比実 7-2 | 0.92 | 0.95 | 0.93 | はがれ なし | 0.98 | はがれ なし | 0.95 | はがれ なし | 0.95 | × |

【0246】以上の結果より、SC実7-1が、比較実施例よりも優れていることが分かった。

【0247】〈実施例8〉表21の条件で光電変換層を堆積した以外は実施例3と同様にして、図2の構成をした光起電力素子を作製した。

【0248】このとき、第1の導電型半導体層203として、n型半導体層 ($\mu\text{c-Si:H}$ 、20nm) を積層した。

【0249】また、i型層208として、第1のi型微結晶半導体層 ($\mu\text{c-Si:H}$ 、800nmにおける吸収係数300cm⁻¹、膜厚300nm) 204と、第2のi型微結晶半導体層 ($\mu\text{c-Si:H:F}$ 、800nmにおける吸収係数600cm⁻¹、膜厚200nm) 205とを単位107とし、3単位順次積層した。

【0250】さらに、第2の導電型半導体層206として、p型半導体層 ($\mu\text{c-Si:H}$ 、20nm) を積層した。

【0251】第1のi型微結晶半導体層204、および第2のi型微結晶半導体層205をi型シリコン単結晶 (比抵抗>1000Ωcm) 上に1μm作製し、FT-IR (フーリエ変換式赤外吸収法) にて、2000cm⁻¹付近の吸収より、水素含有量を求めた。それぞれの水素含有量は、7atom%、5atom%であった。こ※50

※の光起電力素子をSC実8-1と呼ぶ。

【0252】

30 【表21】

| p型層 (第2の導電型半導体層 206) | |
|---------------------------------|----------|
| SiH ₄ | 2sccm |
| H ₂ | 300sccm |
| BF ₃ /H ₂ | 15sccm |
| 圧力 | 1Torr |
| 基板温度 | 200℃ |
| RF電力 | 50W |
| i型層 208 | |
| 第1のi型微結晶半導体層 204 | |
| SiH ₄ (原料ガス) | 55sccm |
| H ₂ (希釈ガス) | 700sccm |
| 堆積時間 | 800sec |
| 圧力 | 40mTorr |
| 基板温度 | 250℃ |
| MW電力 | 20W |
| 第2のi型微結晶半導体層 205 | |
| SiH ₄ (原料ガス) | 30sccm |
| SiF ₄ (原料ガス) | 20sccm |
| H ₂ (希釈ガス) | 1800sccm |
| 堆積時間 | 1000sec |
| 基板温度 | 250℃ |
| MW電力 | 20W |
| n型層 (第1の導電型半導体層 203) | |
| SiH ₄ | 3sccm |
| H ₂ | 400sccm |
| PF ₅ /H ₂ | 10sccm |
| 圧力 | 1Torr |
| 基板温度 | 300℃ |
| RF電力 | 50W |

【0253】〈比較実施例8-1〉第1のi型微結晶半導体層 ($\mu\text{c-Si:H}$ 、800nmにおける吸収係数 300cm^{-1} 、膜厚300nm) 204の条件で吸収係数、膜厚は実施例8と同様であるが、作製条件を表22に示すように変えて作製した。それ以外は、実施例8と同様である。この膜の水素含有量は5atom%であった。この光起電力素子をSC比実8-1と呼ぶ。

* 【0254】

【表22】

| | |
|-------------------------|---------|
| SiH ₄ (原料ガス) | 55sccm |
| H ₂ (希釈ガス) | 700sccm |
| 堆積時間 | 900sec |
| 圧力 | 40mTorr |
| 基板温度 | 280℃ |
| MW電力 | 20W |

【0255】〈比較実施例8-2〉第2のi型微結晶半導体層 ($\mu\text{c-Si:H:F}$ 、800nmにおける吸収係数 600cm^{-1} 、膜厚200nm) 205の条件で吸収係数、膜厚は実施例8と同様であるが、作製条件を表23に示すように変えて作製した。それ以外は、実施例8と同様である。この膜の水素含有量は、7atom%であった。この光起電力素子をSC比実8-2と呼ぶ。

【0256】

【表23】

| | |
|-------------------------|----------|
| SiH ₄ (原料ガス) | 30sccm |
| SiF ₄ (原料ガス) | 20sccm |
| H ₂ (希釈ガス) | 1800sccm |
| 堆積時間 | 1600sec |
| 基板温度 | 200℃ |
| MW電力 | 20W |

【0257】光起電力素子SC実8-1、SC比実8-1、およびSC比実8-2について、初期光電変換効率、光劣化後の光電変換効率の割合、振動劣化後の光電変換効率の割合、折り曲げ加工試験、ねじり試験、および降ひょう試験の結果は表24に示すようになった。表24中の光電変換効率は、SC実8-1を1.00として相対値を示しめている。

【0258】

【表24】

| 試料 No. | 初期 変換効率 | 光 劣化後 | 振動 劣化後 | 折り曲げ加工 試験 | | ねじり試験 | | 降ひょう試験 | | 総合 評価 |
|-------------|------------|----------|-----------|--------------|----------|-----------|----------|-----------|----------|----------|
| | | | | 目視 | 変換 効率 | 目視 | 変換 効率 | 目視 | 変換 効率 | |
| SC実 8-1 | 1.00 | 1.00 | 1.00 | はがれ なし | 1.00 | はがれ なし | 1.00 | はがれ なし | 1.00 | ○ |
| SC比実 8-1 | 0.96 | 0.96 | 0.96 | はがれ なし | 0.96 | はがれ なし | 0.93 | はがれ なし | 0.96 | × |
| SC比実 8-2 | 0.96 | 0.93 | 0.91 | はがれ なし | 0.96 | はがれ なし | 0.86 | はがれ なし | 0.96 | × |

【0259】以上の結果より、SC実8-1が、比較実施例よりも優れていることが分かった。

【0260】〈実施例9〉基板601として、厚さ0.2mm、50mm×50mmのステンレス基板 (SUS304) を用い、図4に示す堆積装置を用いて、裏面反射層 (Ag、450nm) 609、透明導電層 (ZnO、1μm) 602を堆積し、図5に示す堆積装置を用いて表25の条件で光電変換層を堆積したこと以外は実50

※例3と同様にして、図6の構成をした光起電力素子を作製した。

【0261】このとき、第1の導電型半導体層603として、n型半導体層 ($\mu\text{c-SiC:H}$ 、20nm) 612aおよびn型半導体層 ($\mu\text{c-Si:H}$ 、20nm) 612bを順次積層した。

【0262】また、i型層608として、第1のi型微結晶半導体層 ($\mu\text{c-Si:H}$ 、800nmにおける吸

収係数 300cm^{-1} 、膜厚 200nm)604と、第2のi型微結晶半導体層($\mu\text{c-Si:H}$ 、 800nm における吸収係数 900cm^{-1} 、膜厚 300nm)605とを単位607とし、これらを3単位順次積層した。

【0263】さらに第2の導電型半導体層606として、p型半導体層($\mu\text{c-Si:H}$ 、 20nm)を積層した。なお、610は透明電極、611は集電電極である。この光起電力素子をSC実9-1と呼ぶ。

【0264】

【表25】

| p型層 (第2の導電型半導体層606) | |
|---------------------------------|----------|
| SiH ₄ | 2sccm |
| H ₂ | 300sccm |
| BF ₃ /H ₂ | 15sccm |
| 圧力 | 1Torr |
| 基板温度 | 200℃ |
| RF電力 | 50W |
| i型層608 | |
| 第1のi型微結晶半導体層604 | |
| SiH ₄ (原料ガス) | 55sccm |
| H ₂ (希釈ガス) | 700sccm |
| 堆積時間 | 400sec |
| 圧力 | 40mTorr |
| 基板温度 | 250℃ |
| MW電力 | 20W |
| 第2のi型微結晶半導体層605 | |
| SiH ₄ (原料ガス) | 50sccm |
| H ₂ (希釈ガス) | 1200sccm |
| 堆積時間 | 900sec |
| 圧力 | 40mTorr |
| 基板温度 | 250℃ |
| MW電力 | 20W |
| n型層 (第1の導電型半導体層603) | |
| n型半導体層612b | |
| SiH ₄ | 3sccm |
| H ₂ | 400sccm |
| PF ₃ /H ₂ | 10sccm |
| 圧力 | 1Torr |
| 基板温度 | 300℃ |
| RF電力 | 50W |
| n型半導体層612a | |
| SiH ₄ | 3sccm |
| CH ₄ | 0.5sccm |
| H ₂ | 400sccm |
| PF ₃ /H ₂ | 10sccm |
| 圧力 | 1Torr |
| 基板温度 | 300℃ |
| RF電力 | 50W |

【0265】〈比較実施例9-1〉第1の導電型半導体層603を($\mu\text{c-Si:H}$ 、 20nm)とした以外は実施例9と同様にした。この光起電力素子をSC比実9-1と呼ぶ。

【0266】光起電力素子SC実9-1およびSC比実9-1について、初期光電変換効率、光劣化後の光電変

換効率の割合、振動劣化後の光電変換効率の割合は表26に示すようになった。表26中の光電変換効率は、SC実9-1を1.00として、相対値を示している。

【0267】

【表26】

| 試料 No. | 初期 変換効率 | 光 劣化後 | 振動 劣化後 | 総合 評価 |
|-------------|------------|----------|-----------|----------|
| SC実 9-1 | 1.00 | 1.00 | 1.00 | ○ |
| SC比実 9-1 | 0.96 | 0.96 | 0.96 | × |

10

【0268】以上の結果より、SC実9-1が、比較実施例よりも優れていることが分かった。

【0269】〈実施例10〉基板701として、厚さ 0.2mm 、 $50\text{mm}\times 50\text{mm}$ のステンレス基板(SUS304)を用い、図4に示す堆積装置を用いて、裏面反射層(Ag、 50nm)709、透明導電層(ZnO、 $1\mu\text{m}$)702を堆積し、図5に示す堆積装置を用いて表27の条件で光電変換層を堆積したこと以外は実施例3と同様に、図7の構成をした光起電力素子を作製した。

【0270】このとき、第1の導電型半導体層703として、n型半導体層(a-SiC:H、 20nm)713、n型半導体層($\mu\text{c-SiC:H}$ 、 20nm)712a、およびn型半導体層($\mu\text{c-Si:H}$ 、 20nm)712bを順次積層した。

【0271】また、i型層708として、第1のi型微結晶半導体層($\mu\text{c-Si:H}$ 、 800nm における吸収係数 300cm^{-1} 、膜厚 200nm)704と、第2のi型微結晶半導体層($\mu\text{c-Si:H}$ 、 800nm における吸収係数 900cm^{-1} 、膜厚 300nm)705を単位707とし、3単位順次積層した。

【0272】さらに、第2の導電型半導体層706として、p型半導体層($\mu\text{c-Si:H}$ 、 20nm)を積層した。なお、710は透明電極、711は集電電極である。この光起電力素子をSC実10-1と呼ぶ。

【0273】

【表27】

40

43

| | |
|---------------------------------|----------|
| p型層 (第2の導電型半導体層 706) | |
| SiH ₄ | 2sccm |
| H ₂ | 300sccm |
| BF ₃ /H ₂ | 15sccm |
| 圧力 | 1Torr |
| 基板温度 | 200℃ |
| RF電力 | 50W |
| i型層 708 | |
| 第1のi型微結晶半導体層 704 | |
| SiH ₄ (原料ガス) | 55sccm |
| H ₂ (希釈ガス) | 700sccm |
| 堆積時間 | 400sec |
| 圧力 | 40mTorr |
| 基板温度 | 250℃ |
| MW電力 | 20W |
| 第2のi型微結晶半導体層 705 | |
| SiH ₄ (原料ガス) | 50sccm |
| H ₂ (希釈ガス) | 1200sccm |
| 堆積時間 | 900sec |
| 圧力 | 40mTorr |
| 基板温度 | 250℃ |
| MW電力 | 20W |
| n型層 (第1の導電型半導体層 703) | |
| n型半導体層 712b | |
| SiH ₄ | 3sccm |
| H ₂ | 400sccm |
| PF ₅ /H ₂ | 10sccm |
| 圧力 | 1Torr |
| 基板温度 | 300℃ |
| RF電力 | 50W |
| n型半導体層 712a | |
| SiH ₄ | 3sccm |
| CH ₄ | 0.5sccm |
| H ₂ | 400sccm |
| PF ₅ /H ₂ | 10sccm |
| 圧力 | 1Torr |
| 基板温度 | 300℃ |
| RF電力 | 50W |
| n型半導体層 713 | |
| SiH ₄ | 3sccm |
| CH ₄ | 0.5sccm |
| H ₂ | 30sccm |
| PF ₅ /H ₂ | 1sccm |
| 圧力 | 1Torr |
| 基板温度 | 300℃ |
| RF電力 | 3W |

44

0.2mm、50mm×50mmのステンレス基板(SUS304)を用い、図4に示す堆積装置を用いて、裏面反射層(Ag、450nm)809、透明導電層(ZnO、1μm)802を堆積し、図5に示す堆積装置を用いて表29の条件で光電変換層を堆積したこと以外は実施例3と同様にして、図8の構成をした光起電力素子を作製した。

【0279】このとき、第1の導電型半導体層803として、n型半導体層(a-SiC:H、20nm)813、n型半導体層(μc-SiC:H、20nm)812a、およびn型半導体層(μc-Si:H、20nm)812bを順次積層した。

【0280】また、i型層808として、第1のi型微結晶半導体層(μc-Si:H、800nmにおける吸収係数300cm⁻¹、膜厚200nm)804と、第2のi型微結晶半導体層(μc-Si:H、800nmにおける吸収係数900cm⁻¹、膜厚300nm)805とを単位807とし、3単位順次積層した。

【0281】さらに、第2の導電型半導体層806として、p型半導体層(μc-Si:H、15nm)814aおよびp型半導体層(μc-SiC:H、10nm)814bを順次積層した。なお、810は透明電極、811は集電電極である。この光起電力素子をSC実11-1と呼ぶ。

【0282】

【表29】

【0274】〈比較実施例10-1〉第1の導電型半導体層703をn型半導体層(μc-SiC:H、20nm)、n型半導体層(μc-Si:H、20nm)とした以外は実施例10と同様に作製した。この光起電力素子をSC比実10-1と呼ぶ。

【0275】光起電力素子SC実10-1およびSC比実10-1について、初期光電変換効率、光劣化後の光電変換効率の割合、振動劣化後の光電変換効率の割合は表28に示すようになった。表28中の光電変換効率は、SC実10-1を1.00として、相対値を示している。

【0276】

【表28】

| 試料 No. | 初期 変換効率 | 光 劣化後 | 振動 劣化後 | 総合 評価 |
|--------------|------------|----------|-----------|----------|
| SC実 10-1 | 1.00 | 1.00 | 1.00 | ○ |
| SC比実 10-1 | 0.92 | 0.96 | 0.96 | × |

【0277】以上の結果より、SC実10-1が、比較実施例よりも優れていることが分かった。

【0278】〈実施例11〉基板801として、厚さ

40

50

| | |
|---------------------------------|----------|
| p型層 (第2の導電型半導体層806) | |
| p型半導体層814a | |
| SiH ₄ | 2sccm |
| H ₂ | 300sccm |
| BF ₃ /H ₂ | 15sccm |
| 圧力 | 1Torr |
| 基板温度 | 200℃ |
| RF電力 | 50W |
| p型半導体層814b | |
| SiH ₄ | 2sccm |
| CH ₄ | 0.4sccm |
| H ₂ | 300sccm |
| BF ₃ /H ₂ | 15sccm |
| 圧力 | 1Torr |
| 基板温度 | 200℃ |
| RF電力 | 50W |
| i型層908 | |
| 第1のi型微結晶半導体層804 | |
| SiH ₄ (原料ガス) | 56sccm |
| H ₂ (希釈ガス) | 700sccm |
| 堆積時間 | 400sec |
| 圧力 | 40mTorr |
| 基板温度 | 250℃ |
| MW電力 | 20W |
| 第2のi型微結晶半導体層805 | |
| SiH ₄ (原料ガス) | 50sccm |
| H ₂ (希釈ガス) | 1200sccm |
| 堆積時間 | 900sec |
| 圧力 | 40mTorr |
| 基板温度 | 250℃ |
| MW電力 | 20W |
| n型層 (第1の導電型半導体層903) | |
| n型半導体層812b | |
| SiH ₄ | 3sccm |
| H ₂ | 400sccm |
| PF ₃ /H ₂ | 10sccm |
| 圧力 | 1Torr |
| 基板温度 | 300℃ |
| RF電力 | 50W |
| n型半導体層812a | |
| SiH ₄ | 3sccm |
| CH ₄ | 0.5sccm |
| H ₂ | 400sccm |
| PF ₃ /H ₂ | 10sccm |
| 圧力 | 1Torr |
| 基板温度 | 300℃ |
| RF電力 | 50W |
| n型半導体層813 | |
| SiH ₄ | 3sccm |
| CH ₄ | 0.5sccm |
| H ₂ | 300sccm |
| PF ₃ /H ₂ | 1sccm |
| 圧力 | 1Torr |
| 基板温度 | 300℃ |
| RF電力 | 3W |

【0283】〈比較実施例11-1〉第2の導電型半導体層806を($\mu\text{c-Si:H}$ 、20nm)とした以外は、実施例11と同様に作製した。この光起電力素子をSC比実11-1と呼ぶ。

【0284】光起電力素子SC実11-1およびSC比実11-1について、初期光電変換効率、光劣化後の光電変換効率の割合、振動劣化後の光電変換効率の割合は表30に示ようになった。表30中の光電変換効率

は、SC実11-1を1.00として、相対値を示している。

【0285】

【表30】

| 試料 No. | 初期 変換効率 | 光 劣化後 | 振動 劣化後 | 総合 評価 |
|--------------|------------|----------|-----------|----------|
| SC実 11-1 | 1.00 | 1.00 | 1.00 | ○ |
| SC比実 11-1 | 0.92 | 0.93 | 0.94 | × |

10

【0286】以上の結果より、SC実11-1が、比較実施例よりも優れていることが分かった。

【0287】〈実施例12〉基板901として、厚さ0.2mm、50mm×50mmのステンレス基板(SUS304)を用い、図4に示す堆積装置を用いて、裏面反射層(Ag、450nm)909、透明導電層(ZnO、1 μm)902を堆積し、図5に示す堆積装置を用いて表31の条件で光電変換層を堆積したこと以外は実施例3と同様にして、図9の構成をした光起電力素子

20

を作製した。
【0288】このとき、第1の導電型半導体層903として、n型半導体層(a-SiC:H、20nm)913、n型半導体層($\mu\text{c-SiC:H}$ 、20nm)912a、およびn型半導体層($\mu\text{c-Si:H}$ 、20nm)912bを順次積層した。

【0289】また、i型層908として、第1のi型微結晶半導体層($\mu\text{c-Si:H}$ 、800nmにおける吸収係数300 cm^{-1} 、膜厚200nm)904と、第2のi型微結晶半導体層($\mu\text{c-Si:H}$ 、800nmにおける吸収係数900 cm^{-1} 、膜厚300nm)とを単位907とし、3単位順次積層した。

【0290】さらに、第2の導電型半導体層906として、p型半導体層(a-Si:H、7.5nm)915、p型半導体層($\mu\text{c-Si:H}$ 、7.5nm)914a、およびp型半導体層($\mu\text{c-SiC:H}$ 、10nm)914bを順次積層した。なお、910は透明電極、911は集電電極である。この光起電力素子をSC実12-1と呼ぶ。

【0291】

【表31】

40

47

48

| p型層 (第2の導電型半導体層906) | | | |
|---------------------------------|---------|---------------------------------|----------|
| p型半導体層915 | | | |
| SiH ₄ | 2sccm | | |
| H ₂ | 300sccm | | |
| BF ₃ /H ₂ | 15sccm | | |
| 圧力 | 1Torr | | |
| 基板温度 | 200℃ | | |
| RF電力 | 3W | | |
| p型半導体層914a | | p型半導体層914b | |
| SiH ₄ | 2sccm | SiH ₄ | 2sccm |
| H ₂ | 300sccm | CH ₄ | 0.4sccm |
| BF ₃ /H ₂ | 15sccm | H ₂ | 30sccm |
| 圧力 | 1Torr | BF ₃ /H ₂ | 2sccm |
| 基板温度 | 200℃ | 圧力 | 0.5Torr |
| RF電力 | 50W | 基板温度 | 200℃ |
| | | RF電力 | 50W |
| i型層908 | | | |
| 第1のi型微結晶半導体層904 | | 第2のi型微結晶半導体層905 | |
| SiH ₄ (原料ガス) | 55sccm | SiH ₄ (原料ガス) | 50sccm |
| H ₂ (希釈ガス) | 700sccm | H ₂ (希釈ガス) | 1200sccm |
| 堆積時間 | 400sec | 堆積時間 | 900sec |
| 圧力 | 40mTorr | 圧力 | 40mTorr |
| 基板温度 | 250℃ | 基板温度 | 250℃ |
| MW電力 | 20W | MW電力 | 20W |
| n型層 (第1の導電型半導体層903) | | | |
| n型半導体層912b | | n型半導体層912a | |
| SiH ₄ | 3sccm | SiH ₄ | 3sccm |
| H ₂ | 400sccm | CH ₄ | 0.5sccm |
| PF ₃ /H ₂ | 10sccm | H ₂ | 400sccm |
| 圧力 | 1Torr | PF ₃ /H ₂ | 10sccm |
| 基板温度 | 300℃ | 圧力 | 1Torr |
| RF電力 | 50W | 基板温度 | 300℃ |
| | | RF電力 | 50W |
| n型半導体層913 | | | |
| SiH ₄ | 3sccm | | |
| CH ₄ | 0.5sccm | | |
| H ₂ | 30sccm | | |
| PF ₃ /H ₂ | 1sccm | | |
| 圧力 | 1Torr | | |
| 基板温度 | 300℃ | | |
| RF電力 | 3W | | |

【0292】〈比較実施例12-1〉第2の導電型半導体層906をp型半導体層 ($\mu\text{c-Si:H}$, 15nm) 及びp型半導体層 ($\mu\text{c-SiC:H}$, 10nm) 30 とした以外は、実施例12と同様に作製した。この光起電力素子をSC比実12-1と呼ぶ。

【0293】光起電力素子SC実12-1およびSC比実12-1について、初期光電変換効率、光劣化後の光電変換効率の割合、振動劣化後の光電変換効率の割合は表32に示すようになった。表32中の光電変換効率は、SC実12-1を1.00として、相対値を示している。

【0294】

【表32】

| 試料 No. | 初期 変換効率 | 光 劣化後 | 振動 劣化後 | 総合 評価 |
|--------------|------------|----------|-----------|----------|
| SC実 12-1 | 1.00 | 1.00 | 1.00 | ○ |
| SC比実 12-1 | 0.92 | 0.93 | 0.95 | × |

【0295】以上の結果より、SC実12-1が、比較実施例よりも優れていることが分かった。

【0296】〈実施例13〉基板1001として、厚さ0.2mm、50mm×50mmのステンレス基板 (S*50

*US304) を用い、図4に示す堆積装置を用いて、裏面反射層 (Ag、450nm) 1009、透明導電層 (ZnO、1 μm) 1002を堆積し、図5に示す堆積装置を用いて表33の条件で光電変換層を堆積したこと 40 以外は実施例3と同様にして、図10の構成をした光起電力素子を作製した。

【0297】このとき、第1の導電型半導体層1003として、n型半導体層 (a-SiC:H、20nm) 1013、n型半導体層 ($\mu\text{c-SiC:H}$, 20nm) 1012a、およびn型半導体層 ($\mu\text{c-Si:H}$, 20nm) 1012bを順次積層した。

【0298】また、i型層1008として、第1のi型微結晶半導体層 ($\mu\text{c-Si:H}$, 800nmにおける吸収係数300 cm^{-1} 、膜厚200nm) 1004と、第2のi型微結晶半導体層 ($\mu\text{c-Si:H}$ 800nmにおける吸収係数900 cm^{-1} 、膜厚300nm) 1005とを単位1007とし、3単位順次積層した。

【0299】さらに、i型層1008の上にi型のアモルファスシリコン系半導体層 (a-Si:H、20nm) 1016を積層した後、第2の導電型半導体層1006として、p型半導体層 (a-Si:H7.5nm) 1015、p型半導体層 ($\mu\text{c-Si:H}$, 7.5nm) 1014a、およびp型半導体層 ($\mu\text{c-SiC}$:

H、10nm)1014bを順次積層した。なお、1010は透明電極、1011は集電電極である。この光起電力素子をSC実13-1と呼ぶ。 * 【0300】
【表33】

| p型層 (第2の導電型半導体層1006) | | | |
|---------------------------------|---------|---------------------------------|----------|
| p型半導体層1015 | | | |
| SiH ₄ | 2sccm | | |
| H ₂ | 300sccm | | |
| BF ₃ /H ₂ | 15sccm | | |
| 圧力 | 1Torr | | |
| 基板温度 | 200℃ | | |
| RF電力 | 3W | | |
| p型半導体層1014a | | p型半導体層1014b | |
| SiH ₄ | 2sccm | SiH ₄ | 2sccm |
| H ₂ | 300sccm | CH ₄ | 0.4sccm |
| BF ₃ /H ₂ | 15sccm | H ₂ | 30sccm |
| 圧力 | 1Torr | BF ₃ /H ₂ | 2sccm |
| 基板温度 | 200℃ | 圧力 | 0.5Torr |
| RF電力 | 50W | 基板温度 | 200℃ |
| | | RF電力 | 50W |
| i型アモルファスシリコン系半導体層1018 | | | |
| SiH ₄ | 2sccm | | |
| H ₂ | 30sccm | | |
| 圧力 | 0.5Torr | | |
| 基板温度 | 200℃ | | |
| RF電力 | 3W | | |
| i型層1008 | | | |
| 第1のi型微結晶半導体層1004 | | 第2のi型微結晶半導体層1005 | |
| SiH ₄ (原料ガス) | 55sccm | SiH ₄ (原料ガス) | 50sccm |
| H ₂ (希釈ガス) | 700sccm | H ₂ (希釈ガス) | 1200sccm |
| 堆積時間 | 400sec | 堆積時間 | 900sec |
| 圧力 | 40mTorr | 圧力 | 40mTorr |
| 基板温度 | 250℃ | 基板温度 | 250℃ |
| MW電力 | 20W | MW電力 | 20W |
| n型層 (第1の導電型半導体層1003) | | | |
| n型半導体層1012b | | n型半導体層1012a | |
| SiH ₄ | 3sccm | SiH ₄ | 3sccm |
| H ₂ | 400sccm | CH ₄ | 0.5sccm |
| PF ₃ /H ₂ | 10sccm | H ₂ | 400sccm |
| 圧力 | 1Torr | PF ₃ /H ₂ | 10sccm |
| 基板温度 | 300℃ | 圧力 | 1Torr |
| RF電力 | 50W | 基板温度 | 300℃ |
| | | RF電力 | 50W |
| n型半導体層1013 | | | |
| SiH ₄ | 3sccm | | |
| CH ₄ | 0.5sccm | | |
| H ₂ | 30sccm | | |
| PF ₃ /H ₂ | 1sccm | | |
| 圧力 | 1Torr | | |
| 基板温度 | 300℃ | | |
| RF電力 | 3W | | |

【0301】〈比較実施例13-1〉i型アモルファスシリコン系半導体層(a-Si:H 20nm)1016を積層しなかった以外は、実施例13と同様に作製した。この光起電力素子をSC比実13-1と呼ぶ。光起電力素子SC実13-1およびSC比実13-1について、初期光電変換効率、光劣化後の光電変換効率の割合、振動劣化後の光電変換効率の割合は表34に示すようになった。表34中の光電変換効率は、SC実13-1を1.00として、相対値を示している。

【0302】

【表34】

※

| 試料 No. | 初期 変換効率 | 光 劣化後 | 振動 劣化後 | 総合 評価 |
|--------------|------------|----------|-----------|----------|
| SC実 13-1 | 1.00 | 1.00 | 1.00 | ○ |
| SC比実 13-1 | 0.90 | 0.96 | 0.95 | × |

40

【0303】以上の結果より、SC実13-1が、比較実施例よりも優れていることが分かった。

【0304】〈実施例14〉基板1101として、厚さ0.2mm、50mm×50mmのステンレス基板(SUS304)を用い、図4に示す堆積装置を用いて、裏面反射層(Ag、450nm)1109、透明導電層(ZnO、1μm)1102を堆積し、図5に示す堆積装置を用い、表35、表36の条件でアモルファス系半導体をi型層に用いた光電変換層を積層したこと以外は実施例3と同様にして、図11の構成をした太陽電池を

※

50

作製した。

【0305】このとき、第1の導電型半導体層1103として、n型半導体層(a-SiC:H、10nm)1113、n型半導体層(μ c-SiC:H、10nm)1112a、およびn型半導体層(μ c-Si:H、10nm)1112bを順次積層した。

【0306】また、i型層1108として、第1のi型微結晶半導体層(μ c-Si:H、800nmにおける吸収係数 300cm^{-1} 、膜厚200nm)1104と、第2のi型微結晶半導体層(μ c-Si:H、800nmにおける吸収係数 900cm^{-1} 、膜厚300nm)1105とを単位1107として3単位順次積層した。

【0307】さらに、i型アモルファスシリコン系半導体層(a-Si:H、50nm)1116を積層した上*

*に、第2の導電型半導体層1106として、p型半導体層(a-Si:H、7.5nm)1115、p型半導体層(μ c-Si:H、7.5nm)1114a、およびp型半導体層(μ c-SiC:H、10nm)1114bを順次積層した。

【0308】その上に、pin光起電力素子1120として、n型半導体層(a-SiC:H、15nm)1117、i型アモルファスシリコン系半導体層(a-Si:H、300nm)1118、およびp型半導体層(a-Si:H、10nm)1119を順次積層した。なお、1110は透明電極、1111は集電電極である。この光起電力素子をSC実14-1と呼ぶ。

【0309】

【表35】

| p型層 (第2の導電型半導体層1106) | |
|---------------------------------|------------------|
| p型半導体層1115 | |
| SiH ₄ | 2sccm |
| H ₂ | 300sccm |
| BF ₃ /H ₂ | 15sccm |
| 圧力 | 1Torr |
| 基板温度 | 200℃ |
| RF電力 | 3W |
| p型半導体層1114a | p型半導体層1114b |
| SiH ₄ | 2sccm |
| CH ₄ | 0.4sccm |
| H ₂ | 30sccm |
| BF ₃ /H ₂ | 2sccm |
| 圧力 | 0.5Torr |
| 基板温度 | 200℃ |
| RF電力 | 50W |
| i型アモルファスシリコン系半導体層1116 | |
| SiH ₄ | 2sccm |
| H ₂ | 30sccm |
| 圧力 | 0.5Torr |
| 基板温度 | 200℃ |
| RF電力 | 3W |
| i型層1108 | |
| 第1のi型微結晶半導体層1104 | 第2のi型微結晶半導体層1105 |
| SiH ₄ (原料ガス) | 55sccm |
| H ₂ (希釈ガス) | 700sccm |
| 堆積時間 | 400sec |
| 圧力 | 40mTorr |
| 基板温度 | 250℃ |
| MW電力 | 20W |
| SiH ₄ (原料ガス) | 50sccm |
| H ₂ (希釈ガス) | 1200sccm |
| 堆積時間 | 900sec |
| 圧力 | 40mTorr |
| 基板温度 | 250℃ |
| MW電力 | 20W |
| n型層 (第1の導電型半導体層1103) | |
| n型半導体層1112b | n型半導体層1112a |
| SiH ₄ | 3sccm |
| H ₂ | 400sccm |
| PF ₃ /H ₂ | 10sccm |
| 圧力 | 1Torr |
| 基板温度 | 300℃ |
| RF電力 | 50W |
| SiH ₄ | 3sccm |
| CH ₄ | 0.5sccm |
| H ₂ | 400sccm |
| PF ₃ /H ₂ | 10sccm |
| 圧力 | 1Torr |
| 基板温度 | 300℃ |
| RF電力 | 50W |
| n型半導体層1113 | |
| SiH ₄ | 3sccm |
| CH ₄ | 0.5sccm |
| H ₂ | 30sccm |
| PF ₃ /H ₂ | 1sccm |
| 圧力 | 1Torr |
| 基板温度 | 300℃ |
| RF電力 | 3W |

【0310】

【表36】

| | |
|---------------------------------|---------|
| pin 光起電力素子 1120 | |
| p 型半導体層 1119 | |
| SiH ₄ | 2sccm |
| H ₂ | 300sccm |
| HF ₃ /H ₂ | 15sccm |
| 圧力 | 1Torr |
| 基板温度 | 150℃ |
| RF 電力 | 3W |
| i 型アモルファスシリコン系半導体層 1118 | |
| SiH ₄ | 2sccm |
| H ₂ | 30sccm |
| 圧力 | 0.5Torr |
| 基板温度 | 150℃ |
| RF 電力 | 3W |
| n 型半導体層 1117 | |
| SiH ₄ | 3sccm |
| CH ₄ | 0.5sccm |
| H ₂ | 30sccm |
| PF ₅ /H ₂ | 1sccm |
| 圧力 | 1Torr |
| 基板温度 | 300℃ |
| RF 電力 | 3W |

【0311】〈比較例 14-1〉i 型層 1108 を第 1 の i 型微結晶半導体層 ($\mu\text{c-Si:H}$ 、800nm に*

【0314】

【表 37】

| 試料 No. | 初期変換効率 | 光劣化後 | 振動劣化後 | 折り曲げ加工試験 | | ねじり試験 | | 降ひょう試験 | | 総合評価 |
|-----------|--------|------|-------|----------|------|-------|------|--------|------|------|
| | | | | 目視 | 変換効率 | 目視 | 変換効率 | 目視 | 変換効率 | |
| SC 実 14-1 | 1.00 | 1.00 | 1.00 | はがれなし | 1.00 | はがれなし | 1.00 | はがれなし | 1.00 | ○ |
| SC 比 14-1 | 0.96 | 0.93 | 0.96 | はがれあり | 0.85 | はがれあり | 0.80 | はがれなし | 0.91 | × |
| SC 比 14-2 | 0.90 | 0.92 | 0.91 | はがれあり | 0.97 | はがれあり | 0.86 | はがれあり | 0.89 | × |

【0315】以上の結果より、SC 実 14-1 が、比較例よりも優れていることが分かった。

【0316】〈実施例 15〉実施例 14 で作製した図 11 の構成をした光起電力素子に、図 12 に示すように、集電電極 1202 とバスバー 1203 を取り付け、4 つの光起電力素子 1201 を直列化し、各光起電力素子とは並列にバイパスダイオードを接続した。次に、厚さ 1.0mm のガルバリウム鋼板の上に EVA、ナイロン樹脂、EVA、ガラス不織布、直列化した光起電力素子、ガラス不織布、EVA、ガラス不織布、EVA、ガラス不織布、フッ素樹脂を重ねあわせて加熱し真空封止 (ラミネーション) した。

【0317】こうして作製した太陽電池モジュールを折り曲げ加工し、建築材とした。この太陽電池モジュールを SC 実 15-1 と呼ぶ。

【0318】〈比較例 15-1〉i 型層 1108 を第 1 の i 型微結晶半導体層 ($\mu\text{c-Si:H}$ 、800nm における吸収係数 300cm^{-1}) の条件のみで膜厚 1.5 μm に堆積した以外は、実施例 15 と同様に作製した。この太陽電池モジュールを SC 比 15-1 と呼ぶ。そして以下の試験を行った。

【0319】まず、結晶系太陽電池の JIS C8917A-2 項に準拠した「温湿度サイクル試験」を行なった。附属書 2 図のように高温 (温度 85℃、湿度 85 % 50

* おける吸収係数 300cm^{-1}) のみで膜厚 1.5 μm に堆積した以外は、実施例 14 と同様に作製した。この光起電力素子 SC 比 14-1 と呼ぶ。

【0312】〈比較例 14-2〉i 型層 1108 を第 2 の i 型微結晶半導体層 ($\mu\text{c-Si:H}$ 、800nm における吸収係数 900cm^{-1}) のみで膜厚 1.5 μm に堆積した以外は、実施例 14 と同様に作製した。この光起電力素子を SC 比 14-2 と呼ぶ。

【0313】光起電力素子 SC 実 14-1、SC 比 14-1、および SC 比 14-2 について、初期光電変換効率、光劣化後の光電変換効率の割合、振動劣化後の光電変換効率の割合、折り曲げ加工試験、ねじり試験、および降ひょう試験の結果は表 37 示すようになった。表 37 中の光電変換効率は、SC 実 14-1 を 1.00 とし、て相対値を示している。

※%、2.5 時間)、低温 (温度 -20℃、1 時間) で 1 サイクルを構成し、10 サイクル行った。

【0320】また、屋外暴露試験を行った。太陽電池モジュールを屋外に設置し、12 か月後、そして 24 か月後に評価を行った。評価は、効率測定、および外観を目視で観察した。

【0321】温湿度サイクル試験の結果、SC 比 15-1 は効率の低下が観測されたが、SC 実 15-1 は全く低下しなかった。

【0322】また、屋外暴露試験の結果、SC 比 15-1 は気泡上のものが観測され、膜はがれによるものであった。SC 実 15-1 の外観は全く変化はなかった。効率の低下は、SC 実 15-1 の方が優れていた。

【0323】〈実施例 16〉実施例 14 で作製した光起電力素子に、図 12 に示すように集電電極 1202 とバスバー 1203 を取り付け、4 つの光起電力素子 1201 を直列化し、各光起電力素子 1201 とは並列にバイパスダイオードを接続した。

【0324】次に、厚さ 1.0mm のガルバリウム鋼板の上に EVA、ナイロン樹脂、EVA、ガラス不織布、直列化した光起電力素子、ガラス不織布、EVA、ガラス不織布、EVA、ガラス不織布、フッ素樹脂を重ねあわせて加熱し真空封止 (ラミネーション) した。こうして作製した太陽電池モジュールを既存の屋根材の施工方

法である「瓦棒葺き」に適合する形態に折り曲げ加工し、建築材とした。

【0325】次に、作製した建築材を施工した。

【0326】まず、作製した太陽電池モジュール（以下、SC実16-1と呼ぶ）を一体化した屋根材を固定する。次に、固定された太陽電池モジュールの端子を太陽電池モジュール間、およびその他の端子と電気的に接続することで、発電された電力を取り出せるようにする。

【0327】〈比較例16-1〉i型層1108を第1のi型微結晶半導体層（ $\mu\text{c-Si:H}$ 、800nmにおける吸収係数 300cm^{-1} ）の条件のみで膜厚1.5 μm に堆積した以外は、実施例16と同様に作製した。この太陽電池モジュールをSC比16-1と呼ぶ。

【0328】施工時に、荷重による損傷と思われる不良が、SC比16-1では発生したが、SC実16-1では全くなかった。

【0329】施工後、1年間発電量を測定したが、SC比16-1よりもSC16-1の方が優れていた。また、目視にて、屋根を観察したが、SC比16-1は微少な膜はがれが観測されたが、SC実16-1は異常は見られなかった。

【0330】〈実施例17〉実施例16で施工した太陽電池モジュールSC実16-1の出力端を電力変換手段に接続し、発電装置とした。この電力変換手段はインバーター、連系保護装置に接続され、連系保護装置を介して商用電力系統に接続されている。連系保護装置は、過電流等の異常時において、太陽発電システムと商用電力系統の接続を遮断する働きを持つ。

【0331】〈比較例17-1〉太陽電池モジュールとしてSC比16-1を用いた以外は実施例17と同様に発電装置を形成した。

【0332】施工後、1年間システムのエラーの発生状況を追跡したが、SC比17-1は2回起こったが、SC実17-1は全く起こらなかった。

【0333】〈実施例18〉基板201として、厚さ0.2mm、50mm×50mmのステンレス基板（SUS304）を用い、図4に示す堆積装置を用いて、実施例3と同様に裏面反射層（Al、200nm）209、透明導電層（ZnO、0.5 μm ）202を堆積し、図5に示す堆積装置を用いて表38の条件で光電変換層を堆積し、図2の構成をしたホトダイオードを作製した。

【0334】このとき、第1の導電型半導体層203として、n型半導体層（ $\mu\text{c-Si:H}$ 、20nm）を堆積した。

【0335】また、i型層208として、第1のi型微結晶半導体層（ $\mu\text{c-SiGe:H}$ 、800nmにおける吸収係数 1500cm^{-1} 、膜厚10nm）204と、第2のi型微結晶半導体層（ $\mu\text{c-Si:H}$ 、80

0nmにおける吸収係数 500cm^{-1} 、膜厚10nm）205とを単位207とし、50単位順次積層した。

【0336】さらに、第2の導電型半導体層206として、p型半導体層（ $\mu\text{c-Si:H}$ 、20nm）を積層した。その後、透明電極210、集電電極211を実施例3と同様に堆積した。このホトダイオードをPD実18-1と呼ぶ。

【0337】

【表38】

| p型層 (第2の導電型半導体層206) | |
|---------------------------------|----------|
| SiH ₄ | 2sccm |
| H ₂ | 300sccm |
| BF ₃ /H ₂ | 15sccm |
| 圧力 | 1Torr |
| 基板温度 | 200℃ |
| RF電力 | 50W |
| i型層208 | |
| 第1のi型微結晶半導体層204 | |
| SiH ₄ (原料ガス) | 50sccm |
| H ₂ (希釈ガス) | 800sccm |
| 堆積時間 | 1000sec |
| 圧力 | 40mTorr |
| 基板温度 | 240℃ |
| MW電力 | 20W |
| 第2のi型微結晶半導体層205 | |
| SiH ₄ (原料ガス) | 40sccm |
| GeF ₄ (原料ガス) | 10sccm |
| H ₂ (希釈ガス) | 1200sccm |
| 堆積時間 | 100sec |
| 圧力 | 50mTorr |
| 基板温度 | 240℃ |
| MW電力 | 20W |
| n型層 (第1の導電型半導体層203) | |
| SiH ₄ | 3sccm |
| H ₂ | 400sccm |
| PF ₃ /H ₂ | 10sccm |
| 圧力 | 1Torr |
| 基板温度 | 300℃ |
| RF電力 | 50W |

【0338】〈比較例18-1〉i型層208を第1のi型微結晶半導体層（ $\mu\text{c-SiGe:H}$ 、800nmにおける吸収係数 1500cm^{-1} ）の条件のみで膜厚1 μm に堆積した以外は、実施例18と同様に作製した。このホトダイオードをPD比18-1と呼ぶ。

【0339】〈比較例18-2〉i型層208を第2のi型微結晶半導体層（ $\mu\text{c-Si:H}$ 、800nmにおける吸収係数 500cm^{-1} ）の条件のみで膜厚1 μm に堆積した以外は、実施例18と同様に作製した。このホトダイオードをPD比18-2と呼ぶ。

【0340】ホトダイオードPD実18-1、PD比18-1、PD比18-2について、オンオフ比（800nmの20mW/cm²の単色光を照射したときの光電流/暗電流測定周波数20kHz）を測定した。これを

初期オンオフ比と呼ぶこととする。次に以下の試験を行った。表39は、その結果を示している。

【0341】まず、光劣化試験は、予め初期オンオフ比を測定しておいたホトダイオードを、湿度50%、温度25℃の環境に設置し、800nmの20mW/cm²の単色光を500時間照射後の800nmの20mW/cm²の単色光でのオンオフ比の初期オンオフ比に対する割合（光劣化試験後のオンオフ比／初期オンオフ比）により行った。

【0342】また、振動劣化試験は、予め初期オンオフ比を測定しておいたホトダイオードを湿度50%、温度25℃の暗所に設置し、振動周波数60Hzで振幅0.1mmの振動を500時間加えた後の800nmの20mW/cm²の単色光でのオンオフ比の初期オンオフ比に対する割合（振動劣化試験後のオンオフ比／初期オンオフ比）により行った。

【0343】

【表39】

| 試料 No. | 初期 オンオフ比 | 光 劣化後 | 振動 劣化後 | 総合 評価 |
|-------------|-------------|----------|-----------|----------|
| PD実 18-1 | 1.00 | 1.00 | 1.00 | ○ |
| PD比 18-1 | 0.95 | 0.82 | 0.91 | × |
| PD比 18-2 | 0.93 | 0.87 | 0.87 | × |

【0344】以上の結果より、PD実18-1が、比較実施例よりも優れていることが分かった。

【0345】

【発明の効果】以上説明したように、本発明の光起電力素子は、アモルファス半導体特有の光劣化現象（ステプラー・ロンスキー効果）を避けつつ、効率よく光を吸収し、かつ電気特性（移動度 μ 、寿命 τ ）等の向上を図ることができる。特に、半導体層の膜厚を薄くし、堆積時間および原料を削減することを可能であり、また高効率でありながら、結晶では不可能な曲げ加工が可能なため、意匠性に優れ、かつ施工性に優れる。

【0346】本発明の太陽電池モジュールは、光起電力効率を向上させつつ、耐候性、耐久性等の信頼性を向上させることができ、半導体デバイス画像入力用ラインセンサー、太陽電池、フォトダイオードなどに好適なものである。

【図面の簡単な説明】

【図1】本発明の光起電力素子の第1の実施形態を模式的に示す概略図である。

【図2】本発明の光起電力素子の第2の実施形態を模式的に示す概略図である。

【図3】半導体層の吸収係数の光エネルギー依存性を示す説明図である。

【図4】本発明の光起電力素子の裏面反射層、透明導電

層および透明電極を形成する装置を示す模式的な断面図である。

【図5】本発明の光起電力素子の光電変換層を形成するプラズマCVD装置を示す模式的な断面図である。

【図6】本発明の光起電力素子の他の実施形態を模式的に示す概略図である。

【図7】本発明の光起電力素子の他の実施形態を模式的に示す概略図である。

【図8】本発明の光起電力素子の他の実施形態を模式的に示す概略図である。

【図9】本発明の光起電力素子の他の実施形態を模式的に示す概略図である。

【図10】本発明の光起電力素子の他の実施形態を模式的に示す概略図である。

【図11】本発明の光起電力素子の他の実施の形態を模式的に示す概略図である。

【図12】本発明の光起電力素子のグリッド電極の形成例を示す概略図である。

【符号の説明】

- 20 101 基板
- 102 透明導電層
- 103 第1の導電型半導体層
- 104 第1のi型微結晶半導体層
- 105 第2のi型微結晶半導体層
- 106 第2の導電型半導体層
- 107 1単位のi型半導体層
- 108 i型層
- 109 裏面反射層
- 110 透明電極
- 30 111 集電電極
- 201 基板
- 202 透明導電層
- 203 第1の導電型半導体層
- 204 第1のi型微結晶半導体層
- 205 第2のi型微結晶半導体層
- 206 第2の導電型半導体層
- 207 1単位のi型半導体層
- 208 i型層
- 209 裏面反射層
- 40 210 透明電極
- 211 集電電極
- 401 堆積室
- 402 基板ホルダー
- 403 基板
- 404 ヒーター
- 405 マッチングボックス
- 406 RF電源（バイアス電源）
- 407 金属のターゲット（Ag）
- 408 透明導電層用のターゲット（ZnO）
- 50 409 透明電極用のターゲット（ITO）

410、412 DC電源
 411 RF電源
 413、414、415 シャッター
 416 排気管
 417 ガス導入管
 418 回転軸
 501 反応室
 502 基板
 503 ヒーター
 504 コンダクタンスバルブ
 505 マイクロ波導波管
 506 マイクロ波導入部
 507 マイクロ波導入窓
 508 RF導入部
 509 RF電源
 511 シャッター
 512 マイクロ波の進行方向
 513 排気方向
 514 排気管
 515 ガス導入管
 516 ガス導入方向
 601 基板
 602 透明導電層
 603 第1の導電型半導体層
 604 第1の吸収係数のi型微結晶半導体層
 605 第2の吸収係数のi型微結晶半導体層
 606 第2の導電型半導体層
 607 1単位 of i 型半導体層
 608 i 型層
 609 裏面反射層
 610 透明電極
 611 集電電極
 612a、612b n型半導体層
 701 基板
 702 透明導電層
 703 第1の導電型半導体層
 704 第1のi型微結晶半導体層
 705 第2のi型微結晶半導体層
 706 第2の導電型半導体層
 707 1単位 of i 型半導体層
 708 i 型層
 709 裏面反射層
 710 透明電極
 711 集電電極
 712a、712b 713 n型半導体層
 801 基板
 802 透明導電層
 803 第1の導電型半導体層
 804 第1のi型微結晶半導体層
 805 第2のi型微結晶半導体層

806 第2の導電型半導体層
 807 1単位 of i 型半導体層
 808 i 型層
 809 裏面反射層
 810 透明電極
 811 集電電極
 812a、812b、813 n型半導体層
 814 微結晶シリコン系半導体層
 901 基板
 10 902 透明導電層
 903 第1の導電型半導体層
 904 第1のi型微結晶半導体層
 905 第2のi型微結晶半導体層
 906 第2の導電型半導体層
 907 1単位 of i 型半導体層
 908 i 型層
 909 裏面反射層
 910 透明電極
 911 集電電極
 20 912a、912b 913 n型半導体層
 914a、914b、915 p型半導体層
 1001 基板
 1002 透明導電層
 1003 第1の導電型半導体層 (n型層)
 1004 第1のi型微結晶半導体層
 1005 第2のi型微結晶半導体層
 1006 第2の導電型半導体層 (p型層)
 1007 1単位 of i 型半導体層
 1008 i 型層
 30 1009 裏面反射層
 1010 透明電極
 1011 集電電極
 1012a、1012b、1013 n型半導体層
 1014a、1014b、1015 p型半導体層
 1016 アモルファスシリコン半導体層 (i型層)
 1101 基板
 1102 透明導電層
 1103 第1の導電型半導体層 (n型層)
 1104 第1のi型微結晶半導体層
 40 1105 第2のi型微結晶半導体層
 1106 第2の導電型半導体層 (p型層)
 1107 1単位 of i 型半導体層
 1108 i 型層
 1109 裏面反射層
 1110 透明電極
 1111 集電電極
 1112a、1112b、1113 n型半導体層
 1114a、1114b、1115 p型半導体層
 1116 アモルファスシリコン半導体層 (i型層)
 50 1117 n型半導体層

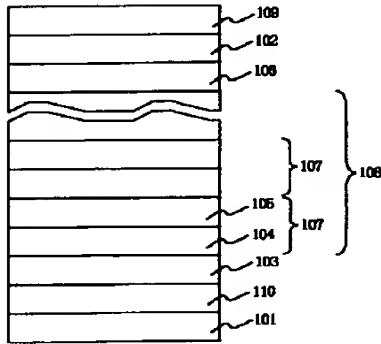
61

62

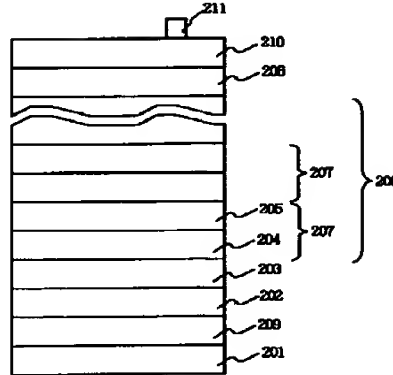
1118 i型アモルファスシリコン系半導体層
 1119 p型半導体層
 1120 pin光起電力素子

1201 光起電力素子
 1202 集電電極
 1203 バスバー

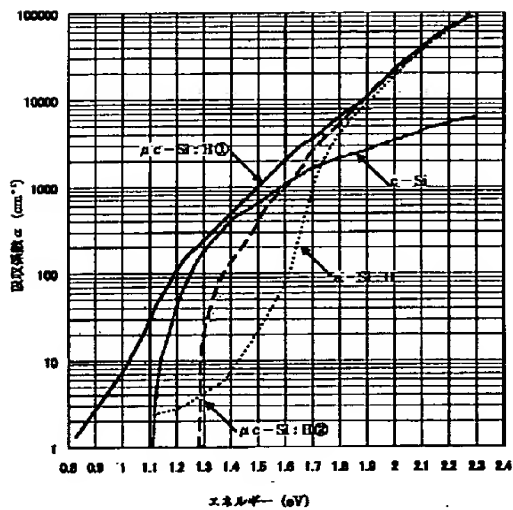
【図1】



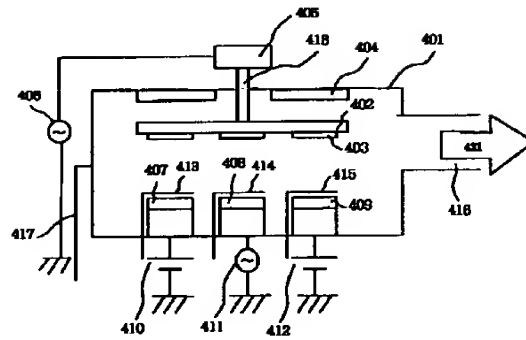
【図2】



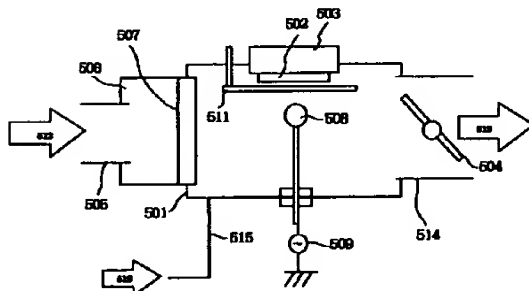
【図3】



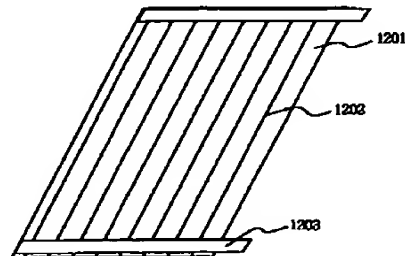
【図4】



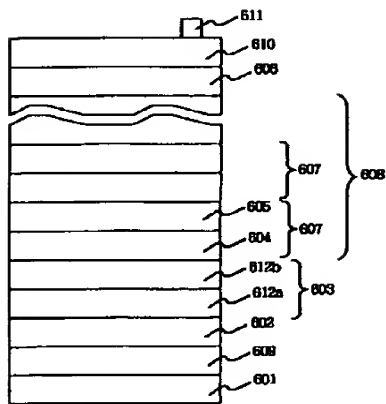
【図5】



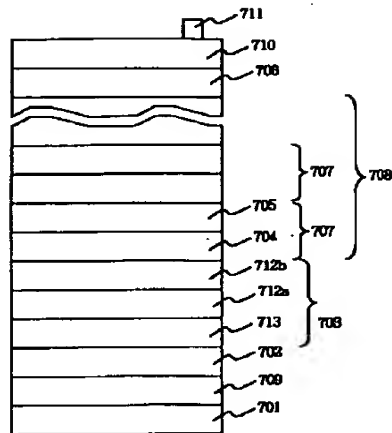
【図12】



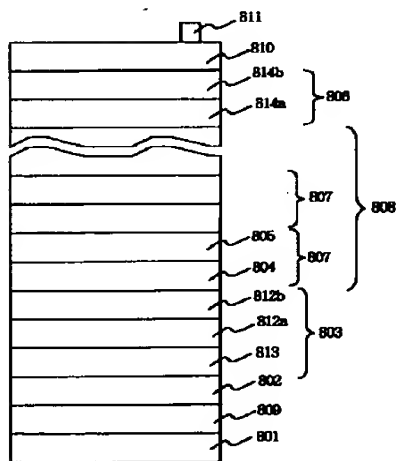
【図6】



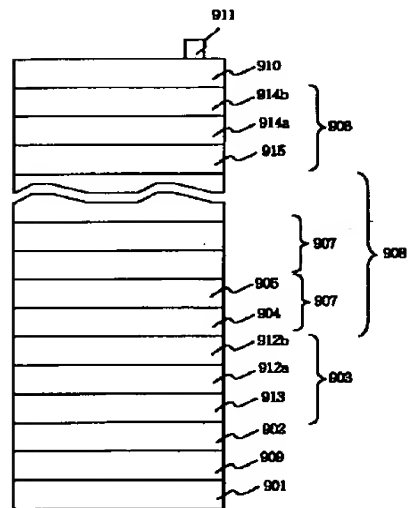
【図7】



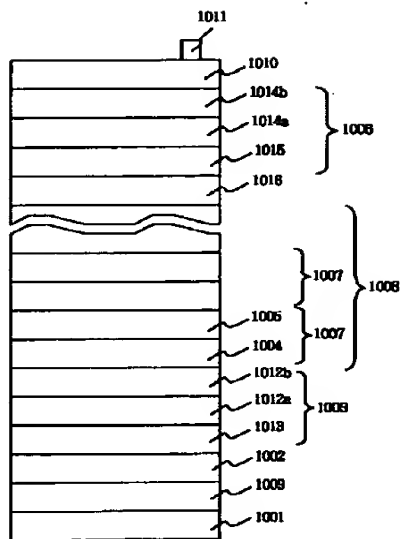
【図8】



【図9】



【図10】



【図11】

